

混合信号微控制器

特性

- 低电源电压范围: **1.8V 至 3.6V**
- 超低功耗
 - 运行模式: **230 μ A** (在**1 MHz** 频率下), **2.2 V**
 - 待机模式: **0.5 μ A**
 - 关闭模式 (RAM 保持): **0.1 μ A**
- **5** 种节能模式
- 可在不到 **1 μ s** 的时间里超快速地从待机模式唤醒
- **16 位 RISC** 架构、**62.5ns** 指令周期时间
- 基本时钟模块配置
 - 高达**16 MHz** 的内部频率, 具有**4** 种校准频率
 - 内部超低功耗低频 (**LF**) 振荡器
 - **32-kHz** 晶体
 - 外部数字时钟信号源
- 具有 **3** 个捕获/比较寄存器的两个 **16 位 Timer_A**
- 多达 **24** 个支持触摸感测的 **I/O** 引脚
- 通用串行通信接口(**USCI**)
 - 增强型 **UART** 可支持自动波特率检测 (**LIN**)
 - **IrDA** 编码器和解码器
 - 同步 **SPI**
 - **I²C™**
- 用于模拟信号比较功能或者斜坡式模数 (**A/D**) 转换的片上比较器
- 带内部基准、采样与保持以及自动扫描功能的 **10 位 200-ksps** 模数 (**A/D**) 转换器 (见 [表 1](#))
- 欠压检测器
- 串行板载编程, 无需外部编程电压, 利用安全熔丝 (**Security Fuse**) 实现可编程代码保护
- 具有 **Spy-Bi-Wire** 接口的片上仿真逻辑电路
- 系列成员汇总于 [表 1](#)
- 封装选项
 - **TSSOP**: **20** 引脚, **28** 引脚
 - **PDIP**: **20** 引脚
 - **QFN**: **32** 引脚
- 如需了解完整的模块说明, 请查阅 **MSP430x2xx** 系列用户指南 (文献编号 [SLAU144](#))

说明

德州仪器 **MSP430** 系列超低功耗微控制器包含多种器件, 这些器件特有面向多种应用的不同外设集。为了延长便携式测量应用中所用电池的寿命, 对这个含 **5** 种低功率模式的架构进行了优化。该器件具有一个强大的 **16 位 RISC CPU**、**16 位寄存器**和有助于获得最大编码效率的常数发生器。数字控制振荡器 (**DCO**) 可在不到 **1 μ s** 的时间里完成从低功耗模式至运行模式的唤醒。

MSP430G2x13 和 **MSP430G2x53** 系列是超低功耗混合信号微控制器, 具有内置的 **16 位定时器**、多达 **24** 个支持触摸感测的 **I/O** 引脚、一个通用型模拟比较器以及采用通用串行通信接口的内置通信能力。此外, **MSP430G2x53** 系列成员还具有一个 **10 位模数 (A/D) 转换器**。有关配置的详情请见 [表 1](#)。

典型应用包括低成本传感器系统, 此类系统负责捕获模拟信号、将之转换为数字值、随后对数据进行处理以进行显示或将其传送至主机系统。



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

表 1. 提供的选项⁽¹⁾⁽²⁾

器件	BSL	EEM	闪存 (KB)	RAM (B)	Timer_A	COMP_A+ Channel	10 通道 ADC	USCI A0/B0	时钟	I/O	封装类型
MSP430G2553IRHB32	1	1	16	512	2x TA3	8	8	1	LF, DC O, VL O	24	32-QFN
MSP430G2553IPW28										24	28 引脚 TSSOP 封装
MSP430G2553IPW20										16	20 引脚 TSSOP 封装
MSP430G2553IN20										16	20 引脚 PDIP 封装
MSP430G2453IRHB32	1	1	8	512	2x TA3	8	8	1	LF, DC O, VL O	24	32-QFN
MSP430G2453IPW28										24	28 引脚 TSSOP 封装
MSP430G2453IPW20										16	20 引脚 TSSOP 封装
MSP430G2453IN20										16	20 引脚 PDIP 封装
MSP430G2353IRHB32	1	1	4	256	2x TA3	8	8	1	LF, DC O, VL O	24	32-QFN
MSP430G2353IPW28										24	28 引脚 TSSOP 封装
MSP430G2353IPW20										16	20 引脚 TSSOP 封装
MSP430G2353IN20										16	20 引脚 PDIP 封装
MSP430G2253IRHB32	1	1	2	256	2x TA3	8	8	1	LF, DC O, VL O	24	32-QFN
MSP430G2253IPW28										24	28 引脚 TSSOP 封装
MSP430G2253IPW20										16	20 引脚 TSSOP 封装
MSP430G2253IN20										16	20 引脚 PDIP 封装
MSP430G2153IRHB32	1	1	1	256	2x TA3	8	8	1	LF, DC O, VL O	24	32-QFN
MSP430G2153IPW28										24	28 引脚 TSSOP 封装
MSP430G2153IPW20										16	20 引脚 TSSOP 封装
MSP430G2153IN20										16	20 引脚 PDIP 封装
MSP430G2513IRHB32	1	1	16	512	2x TA3	8	-	1	LF, DC O, VL O	24	32-QFN
MSP430G2513IPW28										24	28 引脚 TSSOP 封装
MSP430G2513IPW20										16	20 引脚 TSSOP 封装
MSP430G2513IN20										16	20 引脚 PDIP 封装

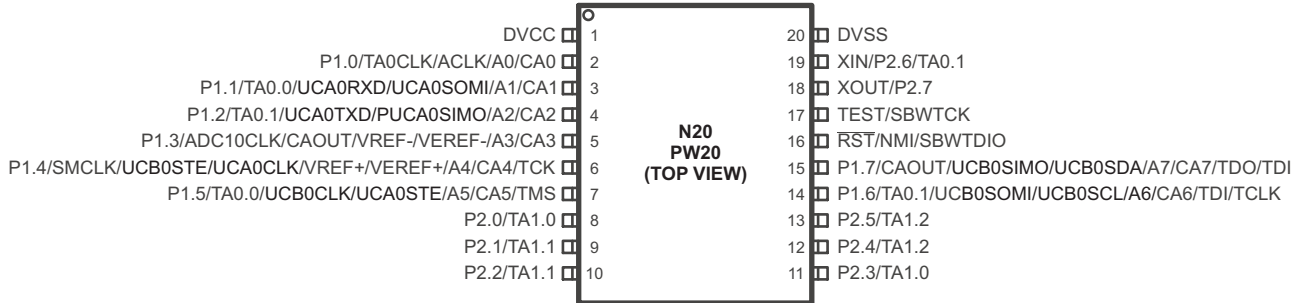
(1) 有关最新的封装和订购信息，请参阅本文档结尾的“封装选项附录”，或访问 TI 网站：www.ti.com。

(2) 封装图样、散热数据和符号可登录 www.ti.com/packaging 获取。

表 1. 提供的选项⁽¹⁾⁽²⁾ (接下页)

器件	BSL	EEM	闪存 (KB)	RAM (B)	Timer_A	COMP_A+ Channel	10 通道 ADC	USCI A0/B0	时钟	I/O	封装类型
MSP430G2413IRHB32	1	1	8	512	2x TA3	8	-	1	LF, DC O, VL O	24	32-QFN
MSP430G2413IPW28										24	28 引脚 TSSOP 封 装
MSP430G2413IPW20										16	20 引脚 TSSOP 封 装
MSP430G2413IN20										16	20 引脚 PDIP 封装
MSP430G2313IRHB32	1	1	4	256	2x TA3	8	-	1	LF, DC O, VL O	24	32-QFN
MSP430G2313IPW28										24	28 引脚 TSSOP 封 装
MSP430G2313IPW20										16	20 引脚 TSSOP 封 装
MSP430G2313IN20										16	20 引脚 PDIP 封装
MSP430G2213IRHB32	1	1	2	256	2x TA3	8	-	1	LF, DC O, VL O	24	32-QFN
MSP430G2213IPW28										24	28 引脚 TSSOP 封 装
MSP430G2213IPW20										16	20 引脚 TSSOP 封 装
MSP430G2213IN20										16	20 引脚 PDIP 封装
MSP430G2113IRHB32	1	1	1	256	2x TA3	8	-	1	LF, DC O, VL O	24	32-QFN
MSP430G2113IPW28										24	28 引脚 TSSOP 封 装
MSP430G2113IPW20										16	20 引脚 TSSOP 封 装
MSP430G2113IN20										16	20 引脚 PDIP 封装

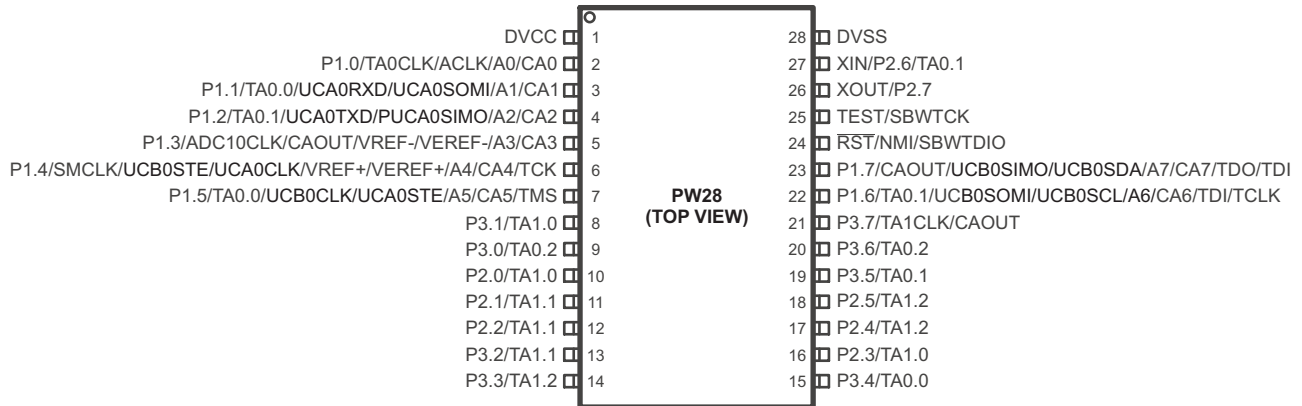
器件引出脚配置、MSP430G2x13 和 MSP430G2x53、20 引脚器件、TSSOP 和 PDIP 封装



NOTE: ADC10 仅在 MSP430G2x53 器件上提供。

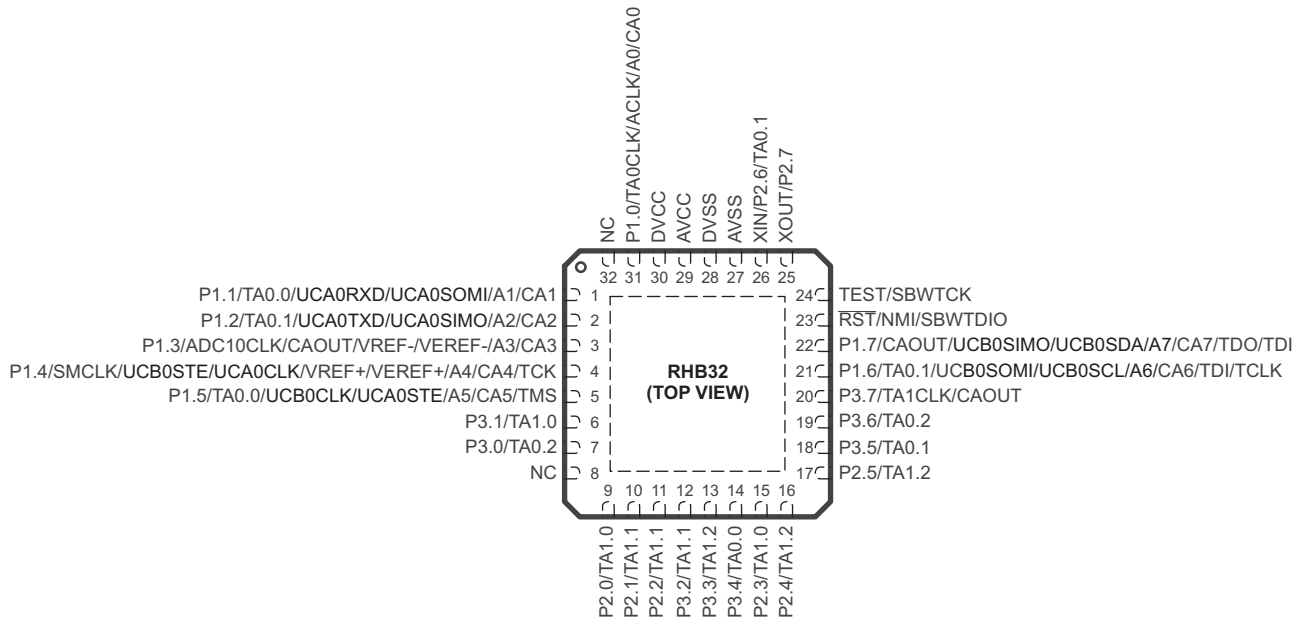
NOTE: P3 端口上的下拉电阻器应通过设定 P3REN.x = 1 来启用。

器件引出脚配置、MSP430G2x13 和 MSP430G2x53、28 引脚器件、TSSOP 封装



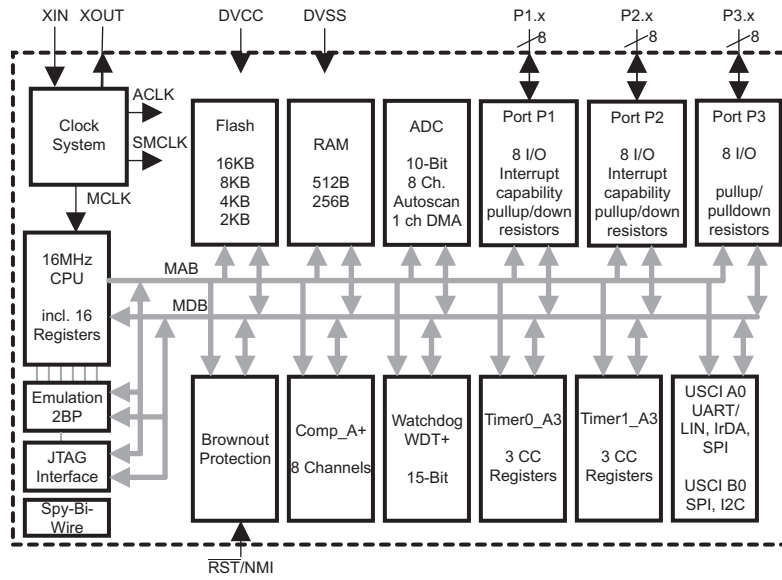
NOTE: ADC10 仅在 MSP430G2x53 器件上提供。

器件引出脚配置、MSP430G2x13 和 MSP430G2x53、32 引脚器件、QFN 封装



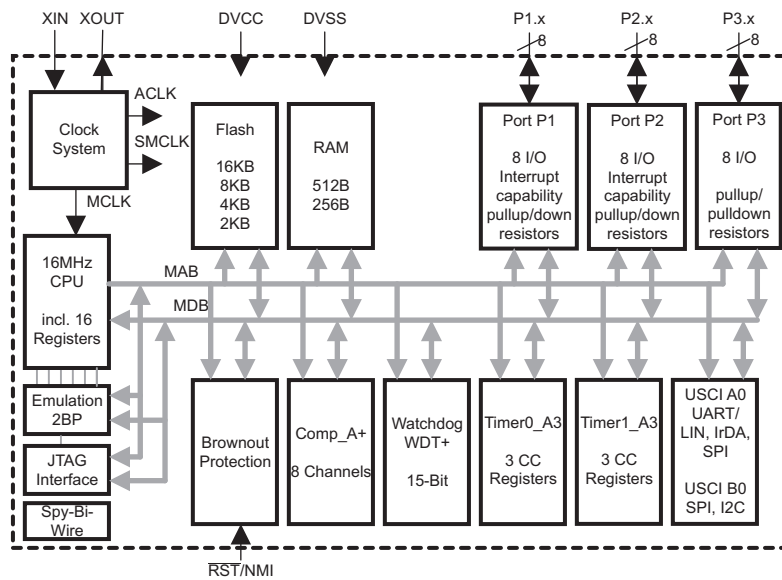
NOTE: ADC10 仅在 MSP430G2x53 器件上提供。

功能框图，MSP430G2x53



NOTE: 仅 28 引脚和 32 引脚器件具有 P3 端口。

功能框图 MSP430G2x13



NOTE: 仅 28 引脚和 32 引脚器件具有 P3 端口。

Table 2. 终端功能

名称	终端			I/O	说明
	编号				
	PW20, N20	PW28	RHB32		
P1.0/ TA0CLK/ ACLK/ A0 CA0	2	2	31	I/O	通用型数字 I/O 引脚 Timer0_A, 时钟信号 TACLK 输入 ACLK 信号输出 ADC10 模拟输入 A0 ⁽¹⁾ Comparator_A+, CA0 输入
P1.1/ TA0.0/ UCA0RXD/ UCA0SOMI/ A1/ CA1	3	3	1	I/O	通用型数字 I/O 引脚 Timer0_A, 捕获: CCI0A 输入, 比较: Out0 输出 USCI_A0 在 UART 模式中接收数据输入, USCI_A0 受控器数据输出/主控器输入 SPI 模式 ADC10 模拟输入 A1 ⁽¹⁾ Comparator_A+, CA1 输入
P1.2/ TA0.1/ UCA0TXD/ UCA0SIMO/ A2/ CA2	4	4	2	I/O	通用型数字 I/O 引脚 Timer0_A, 捕获: CCI1A 输入, 比较: Out1 输出 USCI_A0 在 UART 模式中发送数据输出, USCI_A0 受控器数据输入/主控器输出 (在 SPI 模式中), ADC10 模拟输入 A2 ⁽¹⁾ Comparator_A+, CA2 输入
P1.3/ ADC10CLK/ A3/ VREF-/VEREF-/ CA3/ CAOUT	5	5	3	I/O	通用型数字 I/O 引脚 ADC10, 转换时钟输出 ⁽¹⁾ ADC10 模拟输入 A3 ⁽¹⁾ ADC10 负基准电压 ⁽¹⁾ Comparator_A+, CA3 输入 Comparator_A+, 输出
P1.4/ SMCLK/ UCB0STE/ UCA0CLK/ A4/ VREF+/VEREF+/ CA4/ TCK	6	6	4	I/O	通用型数字 I/O 引脚 SMCLK 信号输出 USCI_B0 受控器发送使能 USCI_A0 时钟输入/输出 ADC10 模拟输入 A4 ⁽¹⁾ ADC10 正基准电压 ⁽¹⁾ Comparator_A+, CA4 输入 用于器件编程及测试的 JTAG 测试时钟、输入终端
P1.5/ TA0.0/ UCB0CLK/ UCA0STE/ A5/ CA5/ TMS	7	7	5	I/O	通用型数字 I/O 引脚 Timer0_A, 比较: Out0 输出 USCI_B0 时钟输入/输出, USCI_A0 受控器发送使能 ADC10 模拟输入 A5 ⁽¹⁾ Comparator_A+, CA5 输入 用于器件编程及测试的 JTAG 测试模式选择、输入终端

(1) 仅限 MSP430G2x53 器件

Table 2. 终端功能 (continued)

名称	终端			I/O	说明
	编号				
	PW20, N20	PW28	RHB32		
P1.6/ TA0.1/ A6/ CA6/ UCB0SOMI/ UCB0SCL/ TDI/TCLK	14	22	21	I/O	通用型数字 I/O 引脚 Timer0_A, 比较: Out1 输出 ADC10 模拟输入 A6 ⁽¹⁾ Comparator_A+, CA6 输入 USCI_B0 受控器输出/主控器输入 SPI 模式, USCI_B0 SCL I2C 时钟输入 I2C 模式 编程及测试期间的 JTAG 测试数据输入或测试时钟输入
P1.7/ A7/ CA7/ CAOUT/ UCB0SIMO/ UCB0SDA/ TDO/TDI	15	23	22	I/O	通用型数字 I/O 引脚 ADC10 模拟输入 A7 ⁽¹⁾ Comparator_A+, CA7 输入 Comparator_A+, 输出 USCI_B0 受控器输入/主控器输出 SPI 模式 USCI_B0 SDA I2C 数据输入 I2C 模式 编程及测试期间的 JTAG 测试数据输出终端或测试数据输入 ⁽²⁾
P2.0/ TA1.0	8	10	9	I/O	通用型数字 I/O 引脚 Timer1_A, 捕获: CCI0A 输入, 比较: Out0 输出
P2.1/ TA1.1	9	11	10	I/O	通用型数字 I/O 引脚 Timer1_A, 捕获: CCI1A 输入, 比较: Out1 输出
P2.2/ TA1.1	10	12	11	I/O	通用型数字 I/O 引脚 Timer1_A, 捕获: CCI1B 输入, 比较: Out1 输出
P2.3/ TA1.0	11	16	15	I/O	通用型数字 I/O 引脚 Timer1_A, 捕获: CCI0B 输入, 比较: Out0 输出
P2.4/ TA1.2	12	17	16	I/O	通用型数字 I/O 引脚 Timer1_A, 捕获: CCI2A 输入, 比较: Out2 输出
P2.5/ TA1.2	13	18	17	I/O	通用型数字 I/O 引脚 Timer1_A, 捕获: CCI2B 输入, 比较: Out2 输出
XIN/ P2.6/ TA0.1	19	27	26	I/O	晶体振荡器的输入终端 通用型数字 I/O 引脚 Timer0_A, 比较: Out1 输出
XOUT/ P2.7	18	26	25	I/O	晶体振荡器的输出终端 ⁽³⁾ 通用型数字 I/O 引脚
P3.0/ TA0.2	-	9	7	I/O	通用型数字 I/O 引脚 Timer0_A, 捕获: CCI2A 输入, 比较: Out2 输出
P3.1/ TA1.0	-	8	6	I/O	通用型数字 I/O 引脚 Timer1_A, 比较: Out0 输出
P3.2/ TA1.1	-	13	12	I/O	通用型数字 I/O 引脚 Timer1_A, 比较: Out1 输出
P3.3/ TA1.2	-	14	13	I/O	通用型数字 I/O Timer1_A, 比较: Out2 输出
P3.4/ TA0.0	-	15	14	I/O	通用型数字 I/O Timer0_A, 比较: Out0 输出

(2) TDO 或 TDI 通过 JTAG 指令来选择。

(3) 如果 XOUT/P2.7 用作一个输入, 则将产生过大的电流, 直到 P2SEL.7 被清除为止。这是由于复位之后振荡器输出驱动器连接至该焊盘所致。

Table 2. 终端功能 (continued)

名称	终端 编号			I/O	说明
	PW20, N20	PW28	RHB32		
P3.5/ TA0.1	-	19	18	I/O	通用型数字 I/O Timer0_A, 比较: Out1 输出
P3.6/ TA0.2	-	20	19	I/O	通用型数字 I/O Timer0_A, 比较: Out2 输出
P3.7/ TA1CLK/ CAOUT	-	21	20	I/O	通用型数字 I/O Timer0_A, 时钟信号 TACLK 输入 Comparator_A+, 输出
RST/ NMI/ SBWTDIO	16	24	23	I	复位 不可屏蔽的中断输入 编程及测试期间的两线式 JTAG (Spy-Bi-Wire) 测试数据输入/输出
测试/ SBWTCK	17	25	24	I	选择针对端口 1 上的 JTAG 引脚的测试模式。器件保护熔丝连接至 TEST. 编程及测试期间的两线式 JTAG (Spy-Bi-Wire) 测试时钟输入
DVCC	1	1	29, 30	NA (不适用)	电源电压
DVSS	20	28	27, 28	NA (不适用)	接地参考
NC	NA (不适用)	NA (不适用)	8, 32	NA (不适用)	不连接
QFN 封装焊盘	NA (不适用)	NA (不适用)	焊盘	NA (不适用)	QFN 封装焊盘。建议连接至 VSS。

简式说明

CPU

MSP430 CPU 具有一种 16 位 RISC 架构，对于应用而言是高度透明的。所有的操作（程序流指令除外）均作为寄存器操作与用于源操作数的 7 种寻址模式和用于目的操作数的 4 种寻址模式一起执行。

CPU 与 16 个寄存器进行了集成，可提供精简指令执行时间。寄存器至寄存器操作执行时间为 CPU 时钟的一个周期。

其中的 4 个寄存器（R0 至 R3）分别专门用作程序计数器、栈指针、状态寄存器和常数发生器。其余的寄存器为通用型寄存器。

采用数据、地址和控制总线将外设连接至 CPU，并可利用所有的指令对外设进行控制。

该指令集包括 51 条原始指令以及 3 种格式、7 种地址模式和额外的指令，以扩大地址范围。每条指令均可操作字和字节数据。

指令集

该指令集包括 51 条指令以及 3 种格式和 7 种地址模式。每条指令均可操作字和字节数据。Table 3 给出了 3 种指令格式的示例；Table 4 说明了地址模式。

Program Counter	PC/R0
Stack Pointer	SP/R1
Status Register	SR/CG1/R2
Constant Generator	CG2/R3
General-Purpose Register	R4
General-Purpose Register	R5
General-Purpose Register	R6
General-Purpose Register	R7
General-Purpose Register	R8
General-Purpose Register	R9
General-Purpose Register	R10
General-Purpose Register	R11
General-Purpose Register	R12
General-Purpose Register	R13
General-Purpose Register	R14
General-Purpose Register	R15

Table 3. 指令字格式

指令格式	示例	工作方式
双操作数，源操作数-目的操作数	增设 R4、R5	R4 + R5 ---> R5
单操作数，仅目的操作数	调用 R8	PC -->(TOS), R8--> PC
相对转移，无条件/有条件	JNE	“等于则转移”位 = 0

Table 4. 地址模式说明⁽¹⁾

地址模式	S	D	语法	示例	工作方式
注册	✓	✓	MOV Rs,Rd	MOV R10,R11	R10 -- --> R11
加索引的	✓	✓	MOV X(Rn),Y(Rm)	MOV 2(R5),6(R6)	M(2+R5) -- --> M(6+R6)
符号 (程序计数器相对)	✓	✓	MOV EDE,TONI		M(EDE) -- --> M(TONI)
绝对	✓	✓	MOV &MEM,&TCDAT		M(MEM) -- --> M(TCDAT)
间接	✓		MOV @Rn,Y(Rm)	MOV @R10,Tab(R6)	M(R10) -- --> M(Tab+R6)
间接自动递增	✓		MOV @Rn+,Rm	MOV @R10+,R11	M(R10) -- --> R11 R10 + 2-- --> R10
直接	✓		MOV #X,TONI	MOV #45,TONI	#45 -- --> M(TONI)

(1) S = 源，D = 目的

操作模式

MSP430 具有一种运行模式及 5 种可利用软件来选择低功耗操作模式。一个中断事件能够将器件从任意低功耗模式唤醒、服务请求、并在接收到来自中断程序的返回信号时回复至低功耗模式。

以下 6 种操作模式可利用软件来配置：

- 运行模式 (AM)
 - 所有时钟均处于运行状态
- 低功耗模式 0 (LPM0)
 - CPU 被禁用
 - ACLK 和 SMCLK 保持运行状态，MCLK 被禁用
- 低功耗模式 1 (LPM1)
 - CPU 被禁用
 - ACLK 和 SMCLK 保持运行状态，MCLK 被禁用
 - 如果 DCO 在运行模式中未被使用，则 DCO 的直流发生器被禁用
- 低功耗模式 2 (LPM2)
 - CPU 被禁用
 - MCLK 和 SMCLK 被禁用
 - DCO 的直流发生器保持使能状态
 - ACLK 保持运行状态
- 低功耗模式 3 (LPM3)
 - CPU 被禁用
 - MCLK 和 SMCLK 被禁用
 - DCO 的直流发生器被禁用
 - ACLK 保持运行状态
- 低功耗模式 4 (LPM4)
 - CPU 被停用
 - ACLK 被停用
 - MCLK 和 SMCLK 被停用
 - DCO 的直流发生器被停用
 - 晶体振荡器停止

中断矢量地址

中断矢量和上电起动地址位于 0FFFFh 至 0FFC0h 的地址范围内。该矢量包含适当的中断处理程序指令序列的 16 位地址。

如果复位矢量 (位于地址 0FFFEh) 包含 0FFFFh (例如 : 闪存未编程) , 则 CPU 在上电之后将立即进入 LPM4。

Table 5. 中断源、标志和矢量

中断源	中断标志	系统中断	字地址	优先级
上电 外部复位 看门狗定时器+ 闪存密钥违反 PC 超范围 ⁽¹⁾	PORIFG RSTIFG WDTIFG KEYV ⁽²⁾	复位	0FFFEh	31, 最高
NMI 振荡器故障 闪存内存非法访问	NMIIFG OFIFG ACCVIFG ⁽²⁾⁽³⁾	(不)可屏蔽 (不)可屏蔽 (不)可屏蔽	0FFFCh	30
Timer1_A3	TACCR0 CCIIFG ⁽⁴⁾	可屏蔽	0FFFAh	29
Timer1_A3	TACCR2 TACCR1 CCIIFG, TAIFG ⁽²⁾⁽⁴⁾	可屏蔽	0FFF8h	28
Comparator_A+	CAIFG ⁽⁴⁾	可屏蔽	0FFF6h	27
看门狗定时器 +	WDTIFG	可屏蔽	0FFF4h	26
Timer0_A3	TACCR0 CCIIFG ⁽⁴⁾	可屏蔽	0FFF2h	25
Timer0_A3	TACCR2 TACCR1 CCIIFG, TAIFG ⁽⁵⁾⁽⁴⁾	可屏蔽	0FFF0h	24
USCI_A0/USCI_B0 接收 USCI_B0 I2C 状态	UCA0RXIFG, UCB0RXIFG ⁽²⁾⁽⁵⁾	可屏蔽	0FFEEh	23
USCI_A0/USCI_B0 发送 USCI_B0 I2C 收/发	UCA0TXIFG, UCB0TXIFG ⁽²⁾⁽⁶⁾	可屏蔽	0FFECCh	22
ADC10 (仅限 MSP430G2x53)	ADC10IFG ⁽⁴⁾	可屏蔽	0FFEAh	21
			0FFE8h	20
I/O 端口 P2 (多达 8 个标志)	P2IFG.0 至 P2IFG.7 ⁽²⁾⁽⁴⁾	可屏蔽	0FFE6h	19
I/O 端口 P1 (多达 8 个标志)	P1IFG.0 至 P1IFG.7 ⁽²⁾⁽⁴⁾	可屏蔽	0FFE4h	18
			0FFE2h	17
			0FFE0h	16
请参阅 ⁽⁷⁾			0FFDEh	15
请参阅 ⁽⁸⁾			0FFDEh 至 0FFC0h	14 至 0, 最低

(1) 如果 CPU 试图从模块寄存器内存地址范围 (0h 至 01FFh) 或未使用的地址范围内读取指令 , 则产生一个复位。

(2) 多个源标志

(3) (不)可屏蔽 : 专用的中断启用位能禁止一个中断事件 , 但通用型中断启用则不能。

(4) 中断标志位于模块之中。

(5) 在 SPI 模式中 : UCB0RXIFG。在 I2C 模式中 : UCALIFG, UCNACKIFG, ICSTTIFG, UCSTPIFG。

(6) 在 UART/SPI 模式中 : UCB0TXIFG。在 I2C 模式中 : UCB0RXIFG, UCB0TXIFG。

(7) 这个位置用作引导装载程序的安全密钥 (BSLSKEY)。这个位置上的一个 0xAA55 将完全禁用 BSL。如果提供了一个无效的密码 , 则一个 "0" (0h) 将禁止闪存的擦除。

(8) 位于地址 0FFDEh 至 0FFC0h 的中断矢量在该器件中未使用 , 可在需要时用于常规程序代码。

特殊功能寄存器 (SFR)

大多数中断及模块启用位均聚集在最低的地址空间里。未分配给某种特殊用途的特殊功能寄存器位实际上不存在于器件之中。简单的软件存取利用这种配置来提供。










图例	rw:	可以对位进行读写操作。
	rw-0,1:	可以对位进行读写操作。由 PUC 对其进行复位或置位。
	rw-(0,1):	可以对位进行读写操作。由 POR 对其进行复位或置位。
		器件中不存在 SFR 位。

Table 6. 中断启用寄存器 1 和 2




地址	7	6	5	4	3	2	1	0
00h			ACCVIE	NMIIE			OFIE	WDTIE
			rw-0	rw-0			rw-0	rw-0

WDTIE	看门狗定时器中断启用。如果选择的是看门狗模式，则其处于待机状态。如果看门狗定时器被配置于间隔定时器模式，则其处于运行状态。
OFIE	振荡器故障中断启用
NMIIE	(不)可屏蔽中断启用
ACCVIE	闪存非法访问中断启用





地址	7	6	5	4	3	2	1	0
01h					UCB0TXIE	UCB0RXIE	UCA0TXIE	UCA0RXIE
					rw-0	rw-0	rw-0	rw-0

UCA0RXIE	USCI_A0 接收中断启用
UCA0TXIE	USCI_A0 发送中断启用
UCB0RXIE	USCI_B0 接收中断启用
UCB0TXIE	USCI_B0 发送中断启用

Table 7. 中断标志寄存器 1 和 2

地址	7	6	5	4	3	2	1	0
02h				NMIIFG	RSTIFG	PORIFG	OFIFG	WDTIFG
				rw-0	rw-(0)	rw-(1)	rw-1	rw-(0)

WDTIFG	确定看门狗定时器溢出（在看门狗模式中）或安全密钥违反。在复位模式中，复位 V _{CC} 上电或 RST/NMI 引脚上的某种复位条件。
OFIFG	振荡器故障的标志确定。
PORIFG	上电复位中断标志。确定 V _{CC} 上电。
RSTIFG	外部复位中断标志。在复位模式中，确定 RST/NMI 引脚上的某种复位条件。复位 V _{CC} 上电。
NMIIFG	通过 RST/NMI 引脚进行设定

地址	7	6	5	4	3	2	1	0
03h					UCB0TXIFG	UCB0RXIFG	UCA0TXIFG	UCA0RXIFG
					rw-1	rw-0	rw-1	rw-0

UCA0RXIFG	USCI_A0 接收中断标志。
UCA0TXIFG	USCI_A0 发送中断标志
UCB0RXIFG	USCI_B0 接收中断标志
UCB0TXIFG	USCI_B0 发送中断标志

内存组织

Table 8. 内存组织

		MSP430G2153 MSP430G2113	MSP430G2253 MSP430G2213	MSP430G2353 MSP430G2313	MSP430G2453 MSP430G2413	MSP430G2553 MSP430G2513
内存	尺寸	1kB	2kB	4kB	8kB	16kB
主：中断矢量	闪存	0xFFFF 至 0xFFC0	0xFFFF 至 0xFFC0	0xFFFF 至 0xFFC0	0xFFFF 至 0xFFC0	0xFFFF 至 0xFFC0
主：代码内存	闪存	0xFFFF 至 0xFC00	0xFFFF 至 0xF800	0xFFFF 至 0xF000	0xFFFF 至 0xE000	0xFFFF 至 0xC000
信息内存	尺寸	256 字节	256 字节	256 字节	256 字节	256 字节
	闪存	010FFh 至 01000h	010FFh 至 01000h	010FFh 至 01000h	010FFh 至 01000h	010FFh 至 01000h
RAM	尺寸	256 字节	256 字节	256 字节	512 字节	512 字节
		0x02FF 至 0x0200	0x02FF 至 0x0200	0x02FF 至 0x0200	0x03FF 至 0x0200	0x03FF 至 0x0200
外设	16 位	01FFh 至 0100h	01FFh 至 0100h	01FFh 至 0100h	01FFh 至 0100h	01FFh 至 0100h
	8 位	0FFh 至 010h	0FFh 至 010h	0FFh 至 010h	0FFh 至 010h	0FFh 至 010h
	8 位 SFR	0Fh 至 00h	0Fh 至 00h	0Fh 至 00h	0Fh 至 00h	0Fh 至 00h

引导装入程序 (BSL)

MSP430 BSL 使用户能够采用一个 UART 串行接口进行闪存或 RAM 的编程。通过 BSL 对 MSP430 内存进行的访问由用户规定的密码来提供保护。如需了解 BSL 及其可实现方案的完整说明和特性，请查阅 借助引导装入程序用户指南来进行 MSP430 的编程。(文献编号：SLAU319)

Table 9. BSL 功能引脚

BSL 功能	20 引脚 PW 封装 20 引脚 N 封装	28 引脚封装 PW	32 引脚封装 RHB
数据发送	3 - P1.1	3 - P1.1	1 - P1.1
数据接收	7 - P1.5	7 - P1.5	5 - P1.5

闪存

闪存可通过 Spy-Bi-Wire/JTAG 端口进行编程或由 CPU 进行系统内编程。CPU 能执行闪存的单字节和单字写入操作。闪存的特性包括：

- 闪存具有 n 个主内存段和 4 个各为 64 字节的信息内存段 (A 至 D)。主内存中每一段的大小为 512 字节。
- 0 至 n 段可以一步擦除，也可以逐个地擦除每一段。
- A 至 D 段可以个别擦除，也可与 0 至 n 段作为一个组进行擦除。A 至 D 段也被称为信息内存。
- A 段包含校准数据。在复位之后，为 A 段提供针对编程及擦除的保护。可以将其解锁，但如果需要器件专用的校准数据，应注意不要将该段擦除。

外设

通过数据、地址和控制总线将外设连接至 CPU，并可采用所有的指令对外设进行控制。如需了解完整的模块说明，请查阅 MSP430x2xx 系列用户指南（文献编号 SLAU144）

振荡器和系统时钟

时钟系统由基本时钟模块提供支持，包括对于一个 32768 Hz 手表晶体振荡器、一个内部超低功耗低频振荡器和一个内部数字控制振荡器 (DCO) 的支持。基本时钟模块专为同时满足低系统成本及低功耗要求而设计。内部 DCO 提供了一个快速导通时钟源并可在不到 1 μ s 的时间里实现稳定。基本时钟模块提供了以下时钟信号：

- 辅助时钟 (ACLK)，由一个 32768 Hz 手表晶体或内部 LF 振荡器提供信号源。
- 主时钟 (MCLK)，CPU 所采用的系统时钟。
- 系统子时钟 (SMCLK)，外设模块所采用的子系统时钟。

用于校准 DCO 输出频率的 DCO 设定值存储于信息内存的 A 段中。

主 DCO 特性

- 由 RSELx 选择的所有范围与 RSELx + 1 重叠：RSELx = 0 与 RSELx = 1 重叠，... RSELx = 14 与 RSELx = 15 重叠。
- DCO 控制位 DCOx 具有一个由参数 S_{DCO} 规定的步长。
- 调制控制位 MODx 用于选择 f_{DCO(RSEL,DCO+1)} 在 32 个 DCOCLK 周期之内的使用频度。频率 f_{DCO(RSEL,DCO)} 用

于剩余的周期。该频率是一个平均值，等于：

$$f_{\text{average}} = \frac{32 \times f_{\text{DCO(RSEL,DCO)}} \times f_{\text{DCO(RSEL,DCO+1)}}}{\text{MOD} \times f_{\text{DCO(RSEL,DCO)}} + (32 - \text{MOD}) \times f_{\text{DCO(RSEL,DCO+1)}}$$

校准数据存储于信息内存的 A 段

将校准数据存储起来，用于 DCO 及以一种“标志-长度-数值”结构进行组织的 ADC10。

Table 10. ADC 校准标志所采用的标志

名称	地址	数值	说明
TAG_DCO_30	0x10F6	0x01	DCO 频率校准，在 $V_{CC} = 3\text{ V}$ 和 $T_A = 30^\circ\text{C}$
TAG_ADC10_1	0x10DA	0x08	ADC10_1 校准标志
TAG_EMPTY	-	0xFE	空内存区的标识符

Table 11. ADC 校准标志所采用的标签

标签	地址偏移	尺寸	校准时的条件/ 描述
CAL_ADC_25T85	0x0010	字	INCHx = 0x1010, REF2_5 = 1, $T_A = 85^\circ\text{C}$
CAL_ADC_25T30	0x000E	字	INCHx = 0x1010, REF2_5 = 1, $T_A = 30^\circ\text{C}$
CAL_ADC_25VREF_FACTOR	0x000C	字	REF2_5 = 1, $T_A = 30^\circ\text{C}$, $I_{VREF+} = 1\text{ mA}$
CAL_ADC_15T85	0x000A	字	INCHx = 0x1010, REF2_5 = 0, $T_A = 85^\circ\text{C}$
CAL_ADC_15T30	0x0008	字	INCHx = 0x1010, REF2_5 = 0, $T_A = 30^\circ\text{C}$
CAL_ADC_15VREF_FACTOR	0x0006	字	REF2_5 = 0, $T_A = 30^\circ\text{C}$, $I_{VREF+} = 0.5\text{ mA}$
CAL_ADC_OFFSET	0x0004	字	外部 VREF = 1.5 V, $f_{\text{ADC10CLK}} = 5\text{ MHz}$
CAL_ADC_GAIN_FACTOR	0x0002	字	外部 VREF = 1.5 V, $f_{\text{ADC10CLK}} = 5\text{ MHz}$
CAL_BC1_1MHZ	0x0009	字节	-
CAL_DCO_1MHZ	0x0008	字节	-
CAL_BC1_8MHZ	0x0007	字节	-
CAL_DCO_8MHZ	0x0006	字节	-
CAL_BC1_12MHZ	0x0005	字节	-
CAL_DCO_12MHZ	0x0004	字节	-
CAL_BC1_16MHZ	0x0003	字节	-
CAL_DCO_16MHZ	0x0002	字节	-

欠压

建立欠压电路的目的是在上电及断电期间向器件提供正确的内部复位信号。

数字 I/O

提供了多达 3 个 8 位 I/O 端口：

- 所有专用的 I/O 位均可单独进行编程。
- 输入、输出和中断条件的任意组合（仅限端口 P1 和端口 P2）都是可行的。
- 用于端口 P1 和端口 P2（如果可用的话）的所有位的边缘可选中断输入能力。
- 端口控制寄存器的读/写存取由所有指令提供支持。
- 每个 I/O 具有一个可单独编程的上拉/下拉电阻器。
- 每个 I/O 具有一个可单独编程的引脚振荡器启用位，用于实现低成本的触摸感测。

WDT+ 看门狗定时器

看门狗定时器 (WDT+) 模块的主要功能是在出现某种软件问题之后执行受控的系统再启动。如果选定的时间间隔结束，则产生一个系统复位。如果在某种应用中不需要看门狗功能，则该模块可被禁用或配置为一个间隔定时器，并能在选定的时间间隔上产生中断。

Timer_A3 (TA0, TA1)

Timer0/1_A3 是具有 3 个捕获/比较寄存器的 16 位定时器/计数器。Timer_A3 能支持多个捕获/比较寄存器、PWM 输出和间隔定时。Timer_A3 也具有丰富的中断能力。中断可产生自计数器（当出现溢出状况时）或每个捕获/比较寄存器。

Table 12. Timer0_A3 信号接线

输入引脚编号			器件输入信号	模块输入名称	模块区块	模块输出信号	输出引脚编号			
PW20, N20	PW28	RHB32					PW20, N20	PW28	RHB32	
P1.0-2	P1.0-2	P1.0-31	TACLK	TACLK	定时器	NA (不适用)				
			ACLK	ACLK						
			SMCLK	SMCLK						
PinOsc	PinOsc	PinOsc	TACLK	INCLK						
P1.1-3	P1.1-3	P1.1-1	TA0.0	CCI0A	CCR0	TA0	P1.1-3	P1.1-3	P1.1-1	
			ACLK	CCI0B			P1.5-7	P1.5-7	P1.5-5	
			V _{SS}	GND				P3.4-15	P3.4-14	
			V _{CC}	V _{CC}						
P1.2-4	P1.2-4	P1.2-2	TA0.1	CCI1A	CCR1	TA1	P1.2-4	P1.2-4	P1.2-2	
			CAOUT	CCI1B			P1.6-14	P1.6-22	P1.6-21	
			V _{SS}	GND			P2.6-19	P2.6-27	P2.6-26	
			V _{CC}	V _{CC}			P3.5-19	P3.5-18		
	P3.0-9	P3.0-7	TA0.2	CCI2A	CCR2	TA2		P3.0-9	P3.0-7	
PinOsc	PinOsc	PinOsc	TA0.2	CCI2B				P3.6-20	P3.6-19	
			V _{SS}	GND						
			V _{CC}	V _{CC}						

Table 13. Timer1_A3 信号接线

输入引脚编号			器件输入信号	模块输入名称	模块区块	模块输出信号	输出引脚编号		
PW20, N20	PW28	RHB32					PW20, N20	PW28	RHB32
-	P3.7-21	P3.7-20	TACLK	TACLK	定时器	NA (不适用)			
			ACLK	ACLK					
			SMCLK	SMCLK					
-	P3.7-21	P3.7-20	TACLK	INCLK					
P2.0-8	P2.0-10	P2.0-9	TA1.0	CCI0A	CCR0	TA0	P2.0-8	P2.0-10	P2.0-9
P2.3-11	P2.3-16	P2.3-12	TA1.0	CCI0B			P2.3-11	P2.3-16	P2.3-15
			V _{SS}	GND				P3.1-8	P3.1-6
			V _{CC}	V _{CC}					
P2.1-9	P1.7-23	P2.1-10	TA1.1	CCI1A	CCR1	TA1	P2.1-9	P1.7-23	P2.1-10
P2.2-10	P2.2-12	P2.2-11	TA1.1	CCI1B			P2.2-10	P2.2-12	P2.2-11
			V _{SS}	GND				P3.2-13	P3.2-12
			V _{CC}	V _{CC}					
P2.4-12	P2.4-17	P2.4-16	TA1.2	CCI2A	CCR2	TA2	P2.4-12	P2.4-17	P2.4-16
P2.5-13	P2.5-18	P2.5-17	TA1.2	CCI2B			P2.5-13	P2.5-18	P2.5-17
			V _{SS}	GND				P3.3-14	P3.3-13
			V _{CC}	V _{CC}					

通用串行通信接口 (USCI)

USCI 模块用于串行数据通信。USCI 模块支持同步通信协议 (如 SPI [3 引脚或 4 引脚] 和 I2C) 及异步通信协议 (如 UART、具有自动波特率检测 [LIN] 功能的增强型 UART 和 IrDA)。并非所有的封装都支持 USCI 功能。

USCI_A0 可支持 SPI (3 引脚或 4 引脚)、UART、增强型 UART 及 IrDA。

USCI_B0 可支持 SPI (3 引脚或 4 引脚) 及 I2C。

Comparator_A+

comparator_A+ 模块的主要功能是支持高精度的斜坡模数转换、电池电压监控及外部模拟信号的监视。

ADC10 (仅限 MSP430G2x53)

ADC10 模块支持快速 10 位模数转换。该模块提供了一个 10 位 SAR 内核、采样选择控制、基准发生器和用于转换结果自动处理的数据传输控制器 (DTC)，因而无需 CPU 的干预即可对 ADC 采样进行转换和存储。

外设文件映射

Table 14. 具有字存取功能的外设

模块	寄存器说明	寄存器名称	偏移
ADC10 (仅限 MSP430G2x53 器件)	ADC 数据传输起始地址	ADC10SA	1BCh
	ADC 内存	ADC10MEM	1B4h
	ADC 控制寄存器 1	ADC10CTL1	1B2h
	ADC 控制寄存器 0	ADC10CTL0	1B0h
Timer1_A3	捕获/比较寄存器	TACCR2	0196h
	捕获/比较寄存器	TACCR1	0194h
	捕获/比较寄存器	TACCR0	0192h
	Timer_A 寄存器	TAR	0190h
	捕获/比较控制	TACCTL2	0186h
	捕获/比较控制	TACCTL1	0184h
	捕获/比较控制	TACCTL0	0182h
	Timer_A 控制	TACTL	0180h
	Timer_A 中断矢量	TAIV	011Eh
Timer0_A3	捕获/比较寄存器	TACCR2	0176h
	捕获/比较寄存器	TACCR1	0174h
	捕获/比较寄存器	TACCR0	0172h
	Timer_A 寄存器	TAR	0170h
	捕获/比较控制	TACCTL2	0166h
	捕获/比较控制	TACCTL1	0164h
	捕获/比较控制	TACCTL0	0162h
	Timer_A 控制	TACTL	0160h
	Timer_A 中断矢量	TAIV	012Eh
闪存	闪存控制 3	FCTL3	012Ch
	闪存控制 2	FCTL2	012Ah
	闪存控制 1	FCTL1	0128h
看门狗定时器 +	看门狗/定时器控制	WDTCTL	0120h

Table 15. 具有字节存取功能的外设

模块	寄存器说明	寄存器名称	偏移	
USCI_B0	USCI_B0 发送缓冲器	UCB0TXBUF	06Fh	
	USCI_B0 接收缓冲器	UCB0RXBUF	06Eh	
	USCI_B0 状态	UCB0STAT	06Dh	
	USCI_B0 I2C 中断启用	UCB0CIE	06Ch	
	USCI_B0 位速率控制1	UCB0BR1	06Bh	
	USCI_B0 位速率控制 0	UCB0BR0	06Ah	
	USCI_B0 控制 1	UCB0CTL1	069h	
	USCI_B0 控制 0	UCB0CTL0	068h	
	USCI_B0 I2C 从地址	UCB0SA	011Ah	
	USCI_B0 I2C 自有地址	UCB0OA	0118h	
	USCI_A0	USCI_A0 发送缓冲器	UCA0TXBUF	067h
USCI_A0 接收缓冲器		UCA0RXBUF	066h	
USCI_A0 状态		UCA0STAT	065h	
USCI_A0 调制控制		UCA0MCTL	064h	
USCI_A0 波特率控制 1		UCA0BR1	063h	
USCI_A0 波特率控制 0		UCA0BR0	062h	
USCI_A0 控制 1		UCA0CTL1	061h	
USCI_A0 控制 0		UCA0CTL0	060h	
USCI_A0 IrDA 接收控制		UCA0IRRCTL	05Fh	
USCI_A0 IrDA 发送控制		UCA0IRTCTL	05Eh	
USCI_A0 自动波特率控制		UCA0ABCTL	05Dh	
ADC10 (仅限 MSP430G2x53 器件)		ADC 模拟启用 0	ADC10AE0	04Ah
		ADC 模拟启用 1	ADC10AE1	04Bh
	ADC 数据传输控制寄存器 1	ADC10DTC1	049h	
	ADC 数据传输控制寄存器 0	ADC10DTC0	048h	
Comparator_A+	Comparator_A+ 端口禁用	CAPD	05Bh	
	Comparator_A+ 控制 2	CACTL2	05Ah	
	Comparator_A+ 控制 1	CACTL1	059h	
基本时钟系统+	基本时钟系统控制 3	BCSCTL3	053h	
	基本时钟系统控制 2	BCSCTL2	058h	
	基本时钟系统控制 1	BCSCTL1	057h	
	DCO 时钟频率控制	DCOCTL	056h	
端口 P3 (仅限 28 引脚 PW 和 32 引脚 RHB)	端口 P3 选择 2。引脚	P3SEL2	043h	
	端口 P3 电阻器使能	P3REN	010h	
	端口 P3 选择	P3SEL	01Bh	
	端口 P3 方向	P3DIR	01Ah	
	端口 P3 输出	P3OUT	019h	
	端口 P3 输入	P3IN	018h	
	端口 P2	端口 P2 选择 2	P2SEL2	042h
端口 P2 电阻器使能		P2REN	02Fh	
端口 P2 选择		P2SEL	02Eh	
端口 P2 中断启用		P2IE	02Dh	
端口 P2 中断边缘选择		P2IES	02Ch	
端口 P2 中断标志		P2IFG	02Bh	
端口 P2 方向		P2DIR	02Ah	
端口 P2 输出		P2OUT	029h	
端口 P2 输入		P2IN	028h	

Table 15. 具有字节存取功能的外设 (continued)

模块	寄存器说明	寄存器名称	偏移
端口 P1	端口 P1 选择 2	P1SEL2	041h
	端口 P1 电阻器使能	P1REN	027h
	端口 P1 选择	P1SEL	026h
	端口 P1 中断启用	P1IE	025h
	端口 P1 中断边缘选择	P1IES	024h
	端口 P1 中断标志	P1IFG	023h
	端口 P1 方向	P1DIR	022h
	端口 P1 输出	P1OUT	021h
	端口 P1 输入	P1IN	020h
特殊功能	SFR 中断标志 2	IFG2	003h
	SFR 中断标志 1	IFG1	002h
	SFR 中断启用 2	IE2	001h
	SFR 中断启用 1	IE1	000h

最大绝对额定值⁽¹⁾

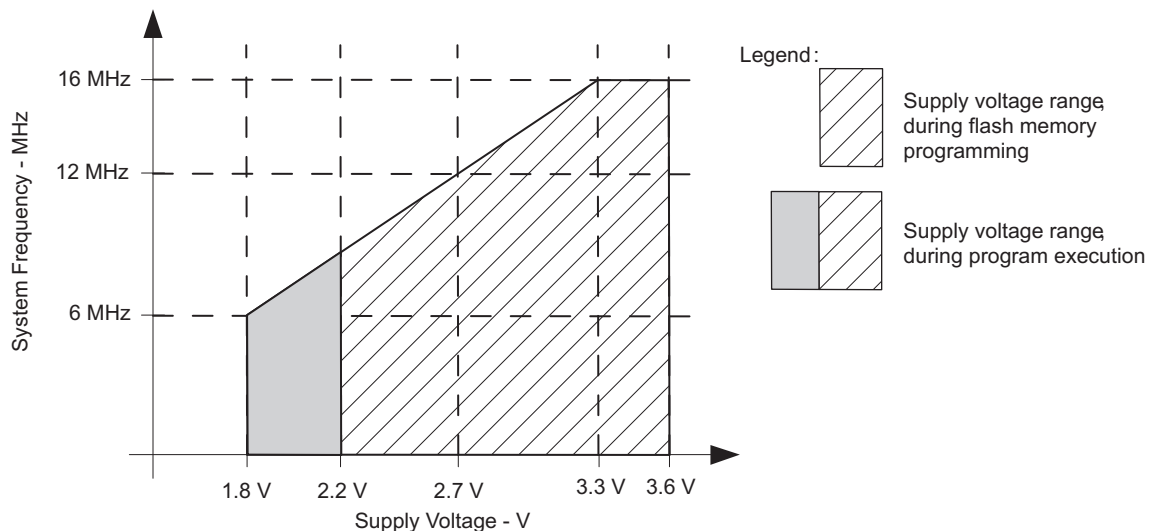
施加在 V_{CC} 至 V_{SS} 上的电压		-0.3 V 至 4.1 V
施加在任意引脚上的电压 ⁽²⁾		-0.3 V 至 $V_{CC} + 0.3$ V
在任意器件引脚上的二极管电流		± 2 mA
贮存温度范围, T_{stg} ⁽³⁾	未设定器件	-55°C 至 150°C
	设定的器件	- 40°C 至 85°C

- (1) 超出“最大绝对额定值”下列出的值的应力可能会对器件造成永久损坏。这些仅为在应力额定值下的工作情况，对于额定值下的器件的功能性操作或者在超出“推荐的操作条件”下的任何其它情况，在此并未说明。长时间处于最大绝对额定值下会影响设备的可靠性。
 (2) 所有电压值均参考于 V_{SS} 。JTAG 熔丝烧断电压 V_{FB} 允许超过最大绝对额定值。当 JTAG 熔丝烧断时将此电压施加至 TEST 引脚。
 (3) 在电路板焊接期间可以采用较高的温度（需遵循现行的 JEDEC J-STD-020 规范），峰值回流焊温度不得超过器件装运包装盒或卷盘上标注的等级。

建议的操作条件

			最小值	标称值	最大值	单位
V_{CC}	电源电压	在程序执行期间	1.8		3.6	V
		在闪存编程/擦除期间	2.2		3.6	
V_{SS}	电源电压			0		V
T_A	自然通风工作温度范围	I 版本	-40		85	°C
$f_{系统}$	处理器频率（采用 USART 模块的最大 MCLK 频率） ⁽¹⁾⁽²⁾	$V_{CC} = 1.8$ V, 占空比 = 50% \pm 10%	DC		6	MHz
		$V_{CC} = 2.7$ V, 占空比 = 50% \pm 10%	DC		12	
		$V_{CC} = 3.3$ V, 占空比 = 50% \pm 10%	DC		16	

- (1) MSP430 CPU 直接采用 MCLK 进行定时。MCLK 的高相位及低相位均不得超过规定最大频率的脉冲宽度。
 (2) 模块可能具有一个不同的最大输入时钟规格指标。查看本数据表中各个模块的规格。



Note: 最小处理器频率由系统时钟来规定。闪存编程或擦除操作需要一个 2.2V 的最小 V_{CC} 。

Figure 1. 安全操作区域

电气特性

流入 V_{CC} 的有源模式电源电流（不含外部电流）

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）⁽¹⁾⁽²⁾

- (1) 所有输入均连接至 0 V 或 V_{CC} 。输出不供应或吸收任何电流。
 (2) 利用一个 Micro Crystal CC4V-T1A SMD 晶体和一个 9pF 负载电容对电流进行特性分析。选择合适的内部和外部负载电容以与所需的 9 pF 电容值精确匹配。

流入 V_{CC} 的有源模式电源电流 (不含外部电流) (continued)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明) ⁽¹⁾⁽²⁾

参数	测试条件	T_A	V_{CC}	最小值	典型值	最大值	单位
$I_{AM,1MHz}$ 有源模式 (AM) 电 流 (在 1 MHz 频率 下)	$f_{DCO} = f_{MCLK} = f_{SMCLK} = 1\text{ MHz}$, $f_{ACLK} = 0\text{ Hz}$, 程序在闪存中执行, $BCSCTL1 = CALBC1_1MHz$, $DCOCTL = CALDCO_1MHz$, $CPUOFF = 0$, $SCG0 = 0$, $SCG1 = 0$, $OSCOFF = 0$		2.2V	230			μA
			3 V	330	420		

典型特性, 有源模式电源电流 (流入 V_{CC})

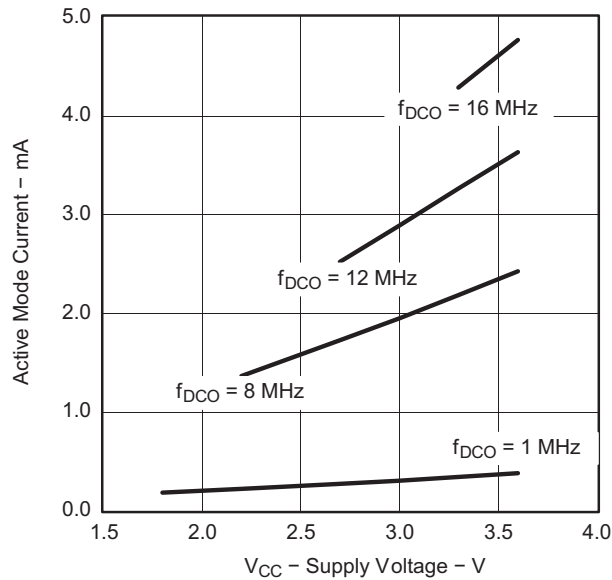


Figure 2. 有源模式电流与 V_{CC} 的关系, $T_A = 25^\circ C$

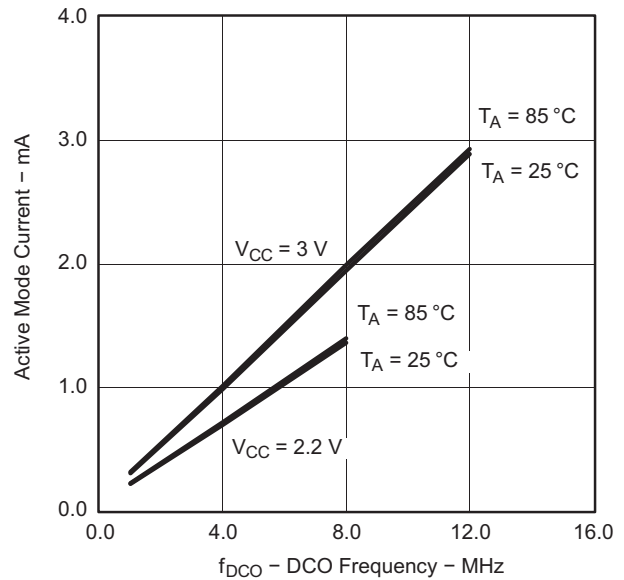


Figure 3. 有源模式电流与 DCO 频率的关系

流入 V_{CC} 的低功耗模式电源电流 (不含外部电流)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明) ⁽¹⁾ ⁽²⁾

参数	测试条件	T_A	V_{CC}	最小值	典型值	最大值	单位
$I_{LPM0,1MHz}$ 低功耗模式 0 (LPM0) 电流 ⁽³⁾	$f_{MCLK} = 0 \text{ MHz}$, $f_{SMCLK} = f_{DCO} = 1 \text{ MHz}$, $f_{ACLK} = 32768 \text{ Hz}$, $BCSCTL1 = CALBC1_1MHz$, $DCOCTL = CALDCO_1MHz$, $CPUOFF = 1$, $SCG0 = 0$, $SCG1 = 0$, $OSCOFF = 0$	25°C	2.2V		56		μA
I_{LPM2} 低功耗模式 2 (LPM2) 电流 ⁽⁴⁾	$f_{MCLK} = f_{SMCLK} = 0 \text{ MHz}$, $f_{DCO} = 1 \text{ MHz}$, $f_{ACLK} = 32768 \text{ Hz}$, $BCSCTL1 = CALBC1_1MHz$, $DCOCTL = CALDCO_1MHz$, $CPUOFF = 1$, $SCG0 = 0$, $SCG1 = 1$, $OSCOFF = 0$	25°C	2.2V		22		μA
$I_{LPM3, LFXT1}$ 低功耗模式 3 (LPM3) 电流 ⁽⁴⁾	$f_{DCO} = f_{MCLK} = f_{SMCLK} = 0 \text{ MHz}$, $f_{ACLK} = 32768 \text{ Hz}$, $CPUOFF = 1$, $SCG0 = 1$, $SCG1 = 1$, $OSCOFF = 0$	25°C	2.2V		0.7	1.5	μA
$I_{LPM3, VLO}$ 低功耗模式 3 电流, (LPM3) ⁽⁴⁾	$f_{DCO} = f_{MCLK} = f_{SMCLK} = 0 \text{ MHz}$, f_{ACLK} 取自内部 LF 振荡器 (VLO), $CPUOFF = 1$, $SCG0 = 1$, $SCG1 = 1$, $OSCOFF = 0$	25°C	2.2V		0.5	0.7	μA
I_{LPM4} 低功耗模式 4 (LPM4) 电流 ⁽⁵⁾	$f_{DCO} = f_{MCLK} = f_{SMCLK} = 0 \text{ MHz}$, $f_{ACLK} = 0 \text{ Hz}$, $CPUOFF = 1$, $SCG0 = 1$, $SCG1 = 1$, $OSCOFF = 1$	25°C	2.2V		0.1	0.5	μA
		85°C			0.8	1.7	

- 所有输入均连接至 0 V 或 V_{CC} 。输出不供应或吸收任何电流。
- 利用一个 Micro Crystal CC4V-T1A SMD 晶体和一个 9pF 负载电容对电流进行特性分析。选择合适的内部和外部负载电容以与所需的 9 pF 电容值精确匹配。
- 包括用于欠压及由 SMCLK 进行定时的 WDT 的电流。
- 包括用于欠压及由 ACLK 进行定时的 WDT 的电流。
- 包括用于欠压的电流。

典型特性，低功耗模式电源电流

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

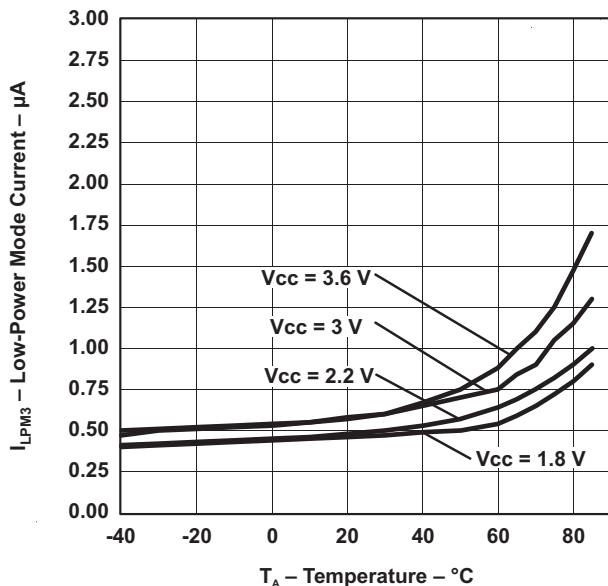


Figure 4. LPM3 电流与温度的关系

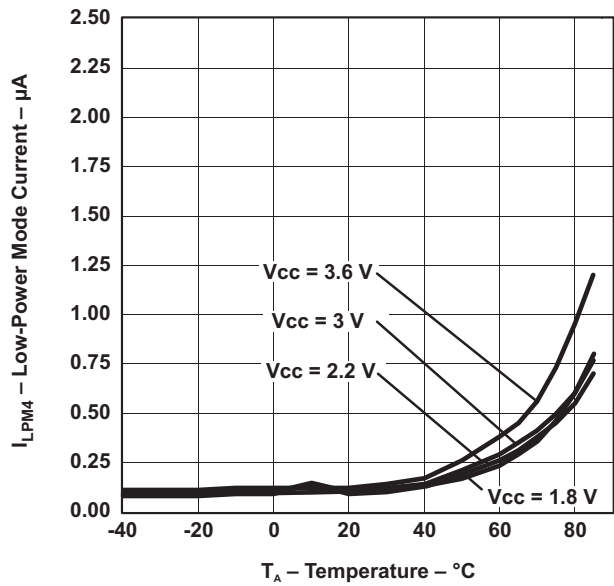


Figure 5. LPM4 电流与温度的关系

施密特触发器输入，端口 Px

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
V _{IT+} 正向输入门限电压			0.45 V _{CC}		0.75 V _{CC}	V
		3 V	1.35		2.25	
V _{IT-} 负向输入门限电压			0.25 V _{CC}		0.55 V _{CC}	V
		3 V	0.75		1.65	
V _{hys} 输入电压迟滞 (V _{IT+} - V _{IT-})		3 V	0.3		1	V
R _{Pull} 上拉/下拉电阻器	对于上拉: V _{IN} = V _{SS} 对于下拉: V _{IN} = V _{CC}	3 V	20	35	50	kΩ
C _I 输入电容	V _{IN} = V _{SS} 或 V _{CC}			5		pF

漏电流，端口 Px

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	最大值	单位
I _{Ikg(Px.y)} 高阻抗漏电流	(1) (2)	3 V		±50	na (不适用)

(1) 漏电流是在把 V_{SS} 或 V_{CC} 施加至对应引脚的情况下测量的，除非另有说明。

(2) 数字端口引脚的漏电流个别测量。端口引脚针对输入进行选择，而且上拉/下拉电阻器被禁用。

输出，端口 Px

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
V _{OH} 高电平输出电压	I _(OHmax) = -6 mA ⁽¹⁾	3 V		V _{CC} - 0.3		V
V _{OL} 低电平输出电压	I _(OLmax) = 6 mA ⁽¹⁾	3 V		V _{SS} + 0.3		V

(1) 所有输出加在一起的最大总电流 I_(OHmax) 和 I_(OLmax) 应不超过 ±48 mA，以保持规定的最大电压降。

输出频率，端口 Px

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{Px.y} 端口输出频率 (带负载)	Px.y, C _L = 20 pF, R _L = 1 kΩ ⁽¹⁾ (2)	3 V		12		MHz
f _{Port_CLK} 时钟输出频率	Px.y, C _L = 20 pF ⁽²⁾	3 V		16		MHz

(1) 一个采用两个 0.5kΩ 电阻器、位于 V_{CC} 和 V_{SS} 之间的阻性分压器被用作负载。输出被连接至分压器的中心抽头。

(2) 在规定的翻转频率下，输出电压至少达到 V_{CC} 的 10% 和 90%。

典型特性，输出

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

典型低水平输出电流
与
低电平输出电压
的关系

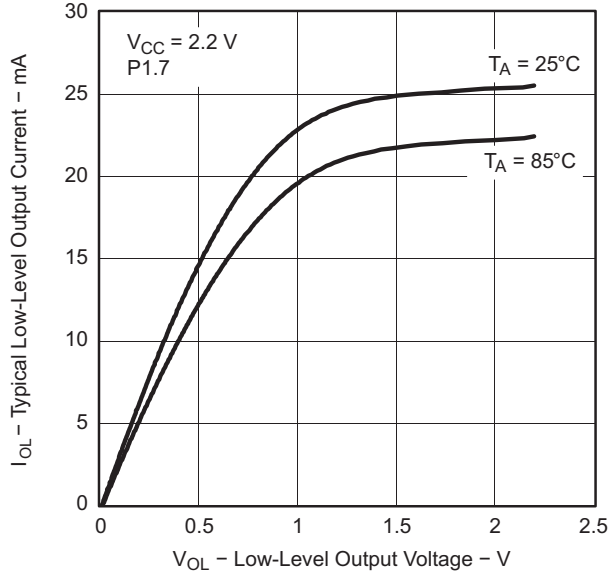


Figure 6.

典型低水平输出电流
与
低电平输出电压
的关系

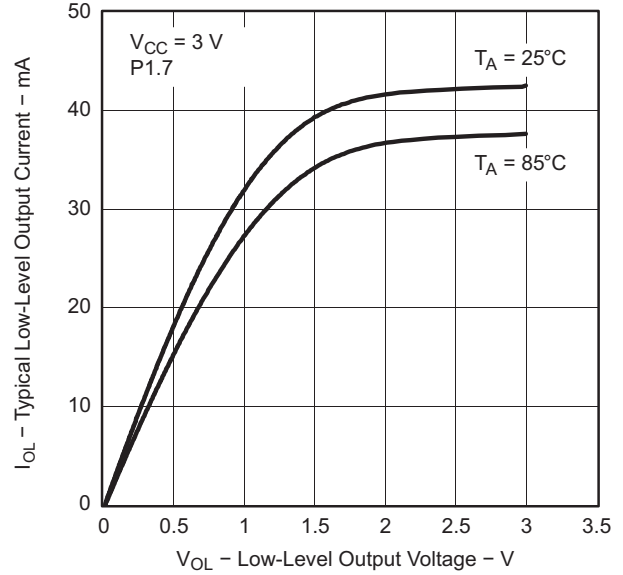


Figure 7.

典型高水平输出电流
与
高电平输出电压
的关系

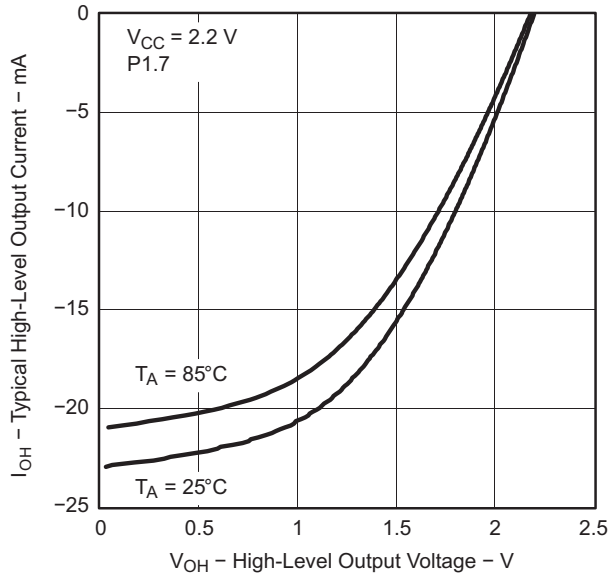


Figure 8.

典型高水平输出电流
与
高电平输出电压
的关系

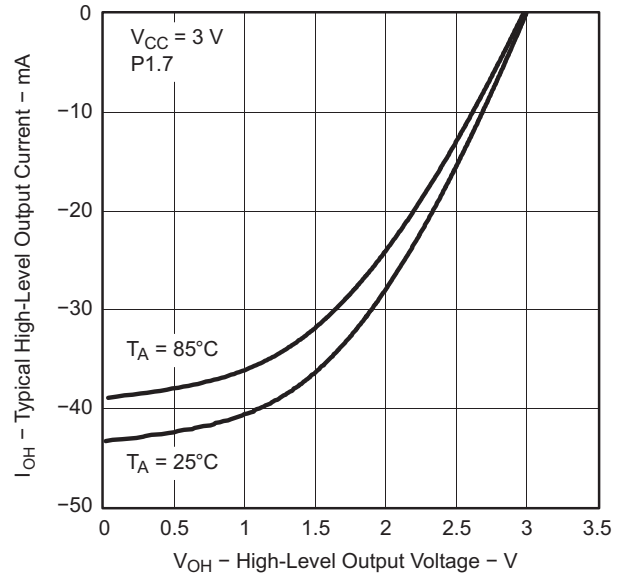


Figure 9.

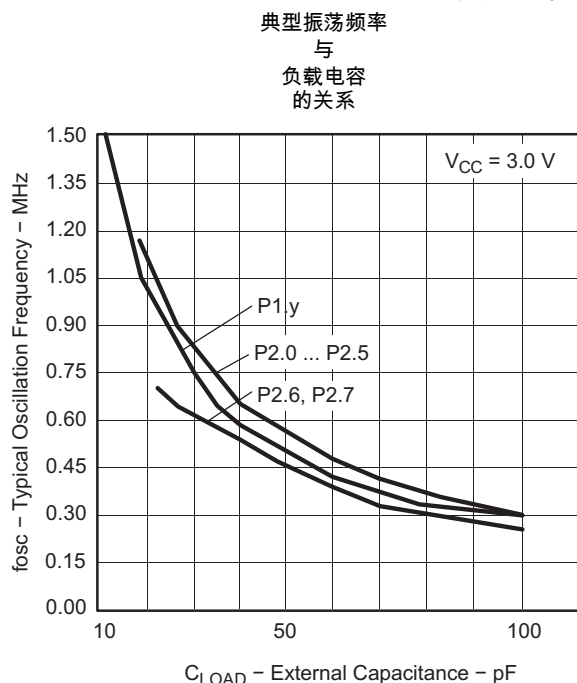
引脚振荡器频率——端口 Px

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{oP1.x} 端口输出振荡频率	P1.y, C _L = 10 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾	3 V	1400			kHz
	P1.y, C _L = 20 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾		900			
f _{oP2.x} 端口输出振荡频率	P2.0 至 P2.5, C _L = 10 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾	3 V	1800			kHz
	P2.0 to P2.5, C _L = 20 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾		1000			
f _{oP2.6/7} 端口输出振荡频率	P2.6 和 P2.7, C _L = 20 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾	3 V	700			kHz
f _{oP3.x} 端口输出振荡频率	P3.y, C _L = 10 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾		1800			kHz
	P3.y, C _L = 20 pF, R _L = 100 kΩ ⁽¹⁾⁽²⁾		1000			

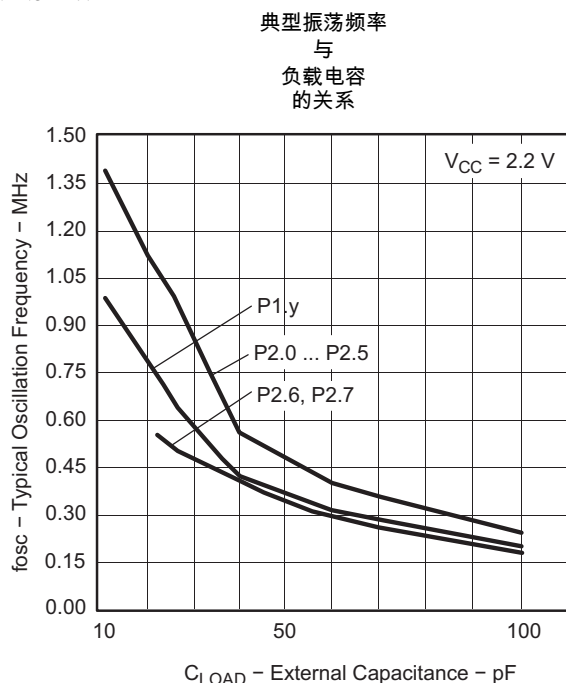
- (1) 一个采用两个 0.5kΩ 电阻器、位于 V_{CC} 和 V_{SS} 之间的阻性分压器被用作负载。输出被连接至分压器的中心抽头。
- (2) 在规定的翻转频率下，输出电压至少达到 V_{CC} 的 10% 和 90%。

典型特性，引脚振荡器频率



A. 每次有一个输出处于运行状态。

Figure 10.



A. 每次有一个输出处于运行状态。

Figure 11.

上电复位 (POR) / 欠压复位 (BOR)⁽¹⁾

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
V _{CC(start)}	请参阅 Figure 12	dV _{CC} /dt ≤ 3 V/s		0.7 × V _(B_IT-)		V
V _(B_IT-)	See Figure 12 至 Figure 14	dV _{CC} /dt ≤ 3 V/s		1.35		V
V _{hys(B_IT-)}	请参阅 Figure 12	dV _{CC} /dt ≤ 3 V/s		140		mV
t _{d(BOR)}	请参阅 Figure 12			2000		μs
t _(reset)	在 RST/NMI 引脚上需要的至内部接受复位的脉冲长度	2.2V	2			μs

(1) 欠压模块的流耗已包含在 I_{CC} 流耗数据中。电压电平 V_(B_IT-) + V_{hys(B_IT-)} ≤ 1.8 V。

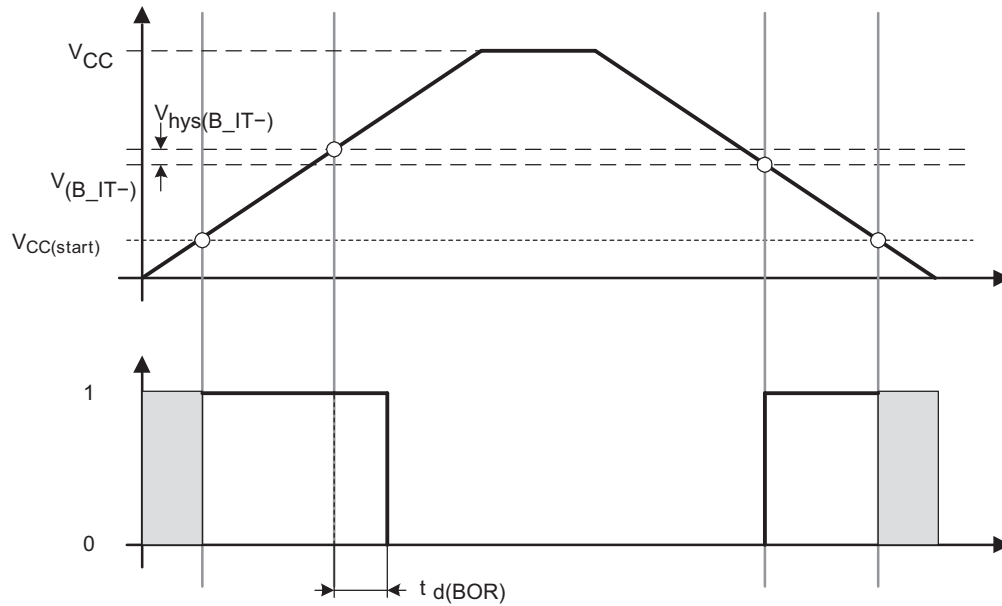


Figure 12. 上电复位 (POR) / 欠压复位 (BOR) 与电源电压的关系

典型特性，上电复位 (POR) / 欠压复位 (BOR)

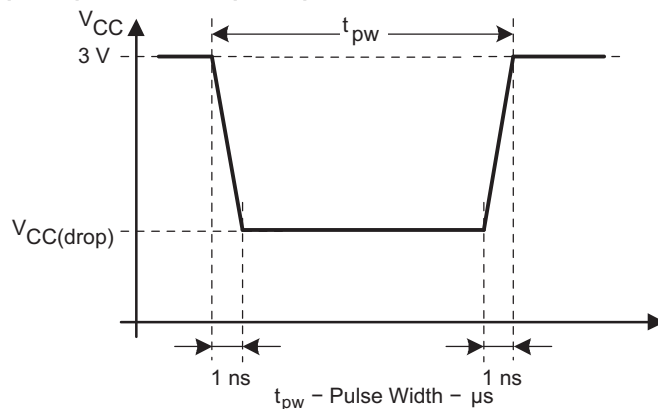
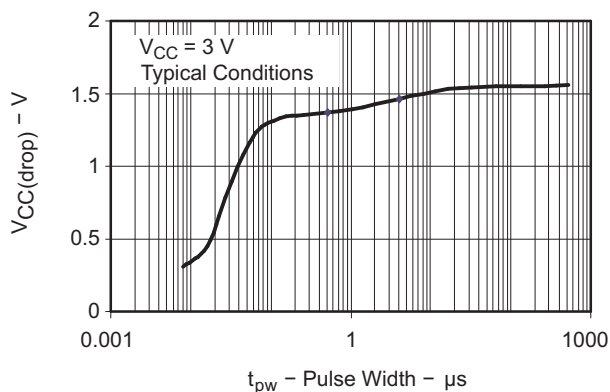


Figure 13. 具有一个矩形压降的 $V_{CC(drop)}$ 电平用于生成一个上电复位 (POR) / 欠压信号

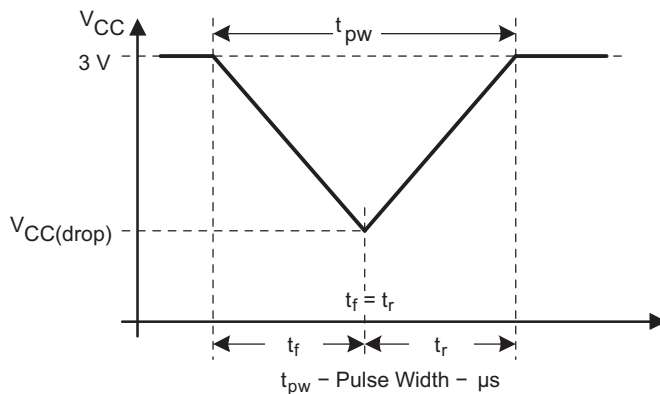
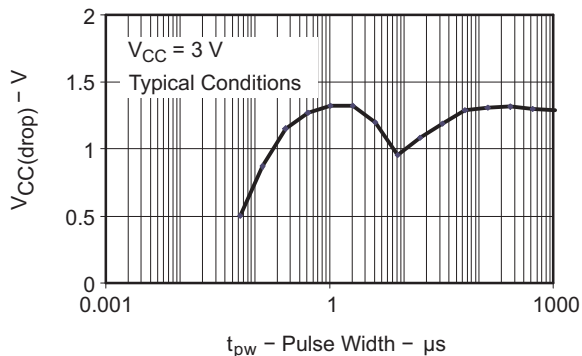


Figure 14. 具有一个三角形压降的 $V_{CC(drop)}$ 电平用于生成一个上电复位 (POR) / 欠压信号

DCO 频率

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
V _{CC} 电源电压	RSELx < 14		1.8		3.6	V
	RSELx = 14		2.2		3.6	
	RSELx = 15		3		3.6	
f _{DCO(0,0)} DCO 频率 (0, 0)	RSELx = 0, DCOx = 0, MODx = 0	3 V	0.06		0.14	MHz
f _{DCO(0,3)} DCO frequency (0, 3)	RSELx = 0, DCOx = 3, MODx = 0	3 V	0.07		0.17	MHz
f _{DCO(1,3)} DCO 频率 (1, 3)	RSELx = 1, DCOx = 3, MODx = 0	3 V		0.15		MHz
f _{DCO(2,3)} DCO 频率 (2, 3)	RSELx = 2, DCOx = 3, MODx = 0	3 V		0.21		MHz
f _{DCO(3,3)} DCO 频率 (3, 3)	RSELx = 3, DCOx = 3, MODx = 0	3 V		0.30		MHz
f _{DCO(4,3)} DCO 频率 (4, 3)	RSELx = 4, DCOx = 3, MODx = 0	3 V		0.41		MHz
f _{DCO(5,3)} DCO 频率 (5, 3)	RSELx = 5, DCOx = 3, MODx = 0	3 V		0.58		MHz
f _{DCO(6,3)} DCO 频率 (6, 3)	RSELx = 6, DCOx = 3, MODx = 0	3 V	0.54		1.06	MHz
f _{DCO(7,3)} DCO 频率 (7, 3)	RSELx = 7, DCOx = 3, MODx = 0	3 V	0.80		1.50	MHz
f _{DCO(8,3)} DCO 频率 (8, 3)	RSELx = 8, DCOx = 3, MODx = 0	3 V		1.6		MHz
f _{DCO(9,3)} DCO 频率 (9, 3)	RSELx = 9, DCOx = 3, MODx = 0	3 V		2.3		MHz
f _{DCO(10,3)} DCO 频率 (10, 3)	RSELx = 10, DCOx = 3, MODx = 0	3 V		3.4		MHz
f _{DCO(11,3)} DCO 频率 (11, 3)	RSELx = 11, DCOx = 3, MODx = 0	3 V		4.25		MHz
f _{DCO(12,3)} DCO 频率 (12, 3)	RSELx = 12, DCOx = 3, MODx = 0	3 V	4.30		7.30	MHz
f _{DCO(13,3)} DCO 频率 (13, 3)	RSELx = 13, DCOx = 3, MODx = 0	3 V	6.00	7.8	9.60	MHz
f _{DCO(14,3)} DCO 频率 (14, 3)	RSELx = 14, DCOx = 3, MODx = 0	3 V	8.60		13.9	MHz
f _{DCO(15,3)} DCO 频率 (15, 3)	RSELx = 15, DCOx = 3, MODx = 0	3 V	12.0		18.5	MHz
f _{DCO(15,7)} DCO 频率 (15, 7)	RSELx = 15, DCOx = 7, MODx = 0	3 V	16.0		26.0	MHz
S _{RSEL} RSEL 和 RSEL+1 范围之间的频率阶跃	S _{RSEL} = f _{DCO(RSEL+1,DCO)} /f _{DCO(RSEL,DCO)}	3 V		1.35		比率
S _{DCO} DCO 与 DCO+1 抽头之间的频率阶跃	S _{DCO} = f _{DCO(RSEL,DCO+1)} /f _{DCO(RSEL,DCO)}	3 V		1.08		比率
占空比	在 SMCLK 输出端上测量	3 V		50		%

经校准的 DCO 频率，容差

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	T _A	V _{CC}	最小值	典型值	最大值	单位
1-MHz 容差（在整个温度范围内） ⁽¹⁾	BCSCTL1 = CALBC1_1MHZ, DCOCTL = CALDCO_1MHZ, 在 30°C 及 3 V 条件下进行校准	0°C 至 85°C	3 V	-3	±0.5	3	%
1-MHz 容差，在 V _{CC} 电压下	BCSCTL1 = CALBC1_1MHZ, DCOCTL = CALDCO_1MHZ, 在 30°C 及 3 V 条件下进行校准	30°C	1.8 V 至 3.6 V	-3	±2	3	%
1-MHz 总容差	BCSCTL1 = CALBC1_1MHZ, DCOCTL = CALDCO_1MHZ, 在 30°C 及 3 V 条件下进行校准	-40°C 至 85°C	1.8 V 至 3.6 V	-6	±3	6	%
8-MHz 容差（在整个温度范围内） ⁽¹⁾	BCSCTL1 = CALBC1_8MHZ, DCOCTL = CALDCO_8MHZ, 在 30°C 及 3 V 条件下进行校准	0°C 至 85°C	3 V	-3	±0.5	3	%
8-MHz 容差，在 V _{CC} 电压下	BCSCTL1 = CALBC1_8MHZ, DCOCTL = CALDCO_8MHZ, 在 30°C 及 3 V 条件下进行校准	30°C	2.2 V 至 3.6 V	-3	±2	3	%
8-MHz 总容差	BCSCTL1 = CALBC1_8MHZ, DCOCTL = CALDCO_8MHZ, 在 30°C 及 3 V 条件下进行校准	-40°C 至 85°C	2.2 V 至 3.6 V	-6	±3	6	%
12-MHz 容差（在整个温度范围内） ⁽¹⁾	BCSCTL1 = CALBC1_12MHZ, DCOCTL = CALDCO_12MHZ, 在 30°C 及 3 V 条件下进行校准	0°C 至 85°C	3 V	-3	±0.5	3	%
12-MHz 容差，在 V _{CC} 电压下	BCSCTL1 = CALBC1_12MHZ, DCOCTL = CALDCO_12MHZ, 在 30°C 及 3 V 条件下进行校准	30°C	2.7 V 至 3.6 V	-3	±2	3	%
12-MHz 总容差	BCSCTL1 = CALBC1_12MHZ, DCOCTL = CALDCO_12MHZ, 在 30°C 及 3 V 条件下进行校准	-40°C 至 85°C	2.7 V 至 3.6 V	-6	±3	6	%
16-MHz 容差（在整个温度范围内） ⁽¹⁾	BCSCTL1 = CALBC1_16MHZ, DCOCTL = CALDCO_16MHZ, 在 30°C 及 3 V 条件下进行校准	0°C 至 85°C	3 V	-3	±0.5	3	%
16-MHz 容差，在 V _{CC} 电压下	BCSCTL1 = CALBC1_16MHZ, DCOCTL = CALDCO_16MHZ, 在 30°C 及 3 V 条件下进行校准	30°C	3.3 V 至 3.6 V	-3	±2	3	%
16-MHz 总容差	BCSCTL1 = CALBC1_16MHZ, DCOCTL = CALDCO_16MHZ, 在 30°C 及 3 V 条件下进行校准	-40°C 至 85°C	3.3 V 至 3.6 V	-6	±3	6	%

(1) 这是在 30°C 时测得的频率在整个温度范围内所发生的变化。

从低功耗模式 (LPM3/4) 唤醒

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
t _{DCO,LPM3/4}	从 LPM3/4 的 DCO 时钟唤醒时间 ⁽¹⁾ BCSCTL1 = CALBC1_1MHz, DCOCTL = CALDCO_1MHz	3 V		1.5		μs
t _{CPU,LPM3/4}	CPU wake-up time from LPM3/4 ⁽²⁾			1/f _{MCLK} + t _{Clock,LPM3/4}		

- (1) DCO 时钟唤醒时间的测量范围从一个外部唤醒信号 (例如 : 端口中断) 的边缘到可从外部观察到的某个时钟引脚 (MCLK 或 SMCLK) 上的第一个时钟信号边缘。
 (2) 参数只有在 DCOCLK 用于 MCLK 时才适用。

典型特性，从 LPM3/4 的 DCO 时钟唤醒时间

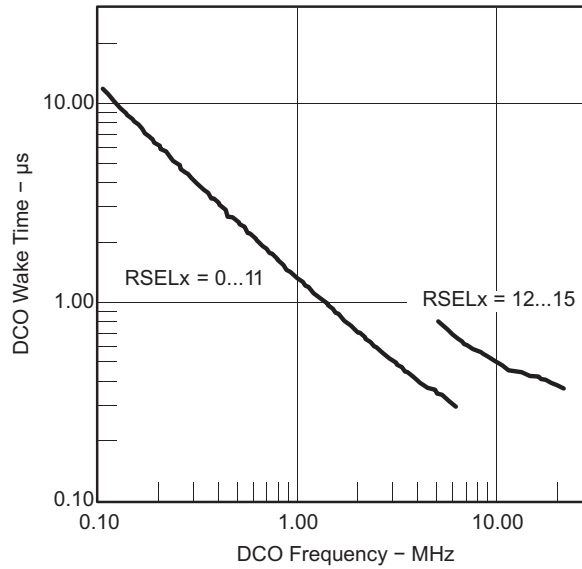


Figure 15. 从 LPM3 的 DCO 唤醒时间与 DCO 频率的关系

晶体振荡器，XT1，低频模式⁽¹⁾

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{LFXT1,LF}	LFXT1 振荡器晶体频率，LF 模式 0、1	XTS = 0, LFXT1Sx = 0 或 1	1.8 V 至 3.6 V	32768		Hz
f _{LFXT1,LF,logic}	LFXT1 振荡器逻辑电平方波输入频率，LF 模式	XTS = 0, XCAPx = 0, LFXT1Sx = 3	1.8 V 至 3.6 V	10000	32768 50000	Hz
OA _{LF}	LF 晶体的振荡容差	XTS = 0, LFXT1Sx = 0, f _{LFXT1,LF} = 32768 Hz, C _{L,eff} = 6 pF		500		kΩ
		XTS = 0, LFXT1Sx = 0, f _{LFXT1,LF} = 32768 Hz, C _{L,eff} = 12 pF		200		
C _{L,eff}	集成有效负载电容，LF 模式 ⁽²⁾	XTS = 0, XCAPx = 0		1		pF
		XTS = 0, XCAPx = 1		5.5		
		XTS = 0, XCAPx = 2		8.5		
		XTS = 0, XCAPx = 3		11		
占空比	LF 模式	XTS = 0, 测量于 P2.0/ACLK, f _{LFXT1,LF} = 32768 Hz	2.2V	30	50 70	%
f _{Fault,LF}	振荡器故障频率，LF 模式 ⁽³⁾	XTS = 0, XCAPx = 0, LFXT1Sx = 3 ⁽⁴⁾	2.2V	10	10000	Hz

(1) 如欲改善 XT1 振荡器上的 EMI，则应遵守下面的指导准则。

- 应使器件与晶体之间的走线尽可能地短。
- 在振荡器引脚的周围设计一个良好的接地平面。
- 防止来自其他时钟或数据线的串扰进入振荡器引脚 XIN 和 XOUT。
- 应避免在 XIN 和 XOUT 引脚的下方或近旁布设 PCB 走线。
- 采用旨在消除振荡器 XIN 和 XOUT 引脚上的任何寄生负载的组装材料和惯例。
- 如果采用的是敷形涂覆，则应确保其不会在振荡器引脚之间引起容性/阻性漏电流。
- 不要将 XOUT 线路由至 JTAG 头，以支持串行编程适配器（如其他文档中说明的那样）。串行编程适配器不再需要该信号。

(2) 包括寄生键合及封装电容（每引脚约 2 pF）。

由于 PCB 会增加额外的电容，因此建议通过测量 ACLK 频率来检验正确的负载。为了完成正确的设置，有效负载电容应始终与所用晶体的规格相匹配。

(3) 低于 MIN 规格值的频率负责设定故障标志。高于 MAX 规格值的频率并不设定故障标志。位于 MAX 与 MIN 规格值之间的频率可以设定故障标志。

(4) 采用逻辑电平输入频率来测量，但也适合于采用晶体的操作。

内部超低功耗低频振荡器 (VLO)

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	T _A	V _{CC}	最小值	典型值	最大值	单位
f _{VLO}	VLO 频率	-40°C 至 85°C	3 V	4	12 20	kHz
df _{VLO} /dT	VLO 频率温度漂移	-40°C 至 85°C	3 V	0.5		%/°C
df _{VLO} /dV _{CC}	VLO 频率电源电压漂移	25°C	1.8 V 至 3.6 V	4		%/V

Timer_A

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{TA}	Timer_A 输入时钟频率	SMCLK, 占空比 = 50% ± 10%		f _{系统}		MHz
t _{TA,cap}	Timer_A 捕获定时	TA0, TA1	3 V	20		ns

USCI (UART 模式)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{USCI}	USCI 输入时钟频率	SMCLK, 占空比 = 50% ± 10%		f _{系统}		MHz
f _{max,BITCLK}	最大 BITCLK 时钟频率 (等于以 MBaud 为单位的波特率) ⁽¹⁾	3 V	2			MHz
t _r	UART 接收抗尖峰脉冲时间 ⁽²⁾	3 V	50	100	600	ns

(1) 对于 1MHz 以上的波特率, 在 LPM3/4 中必须考虑 DCO 唤醒时间。

(2) 对 UART 接收输入端 (UCxRx) 上持续时间比 UART 接收抗尖峰脉冲时间短的脉冲进行了抑制。为了确保正确地识别脉冲, 其宽度应超过抗尖峰脉冲时间的最大规格值。

USCI (SPI 主模式)

over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Figure 16 and Figure 17)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{USCI}	USCI 输入时钟频率	SMCLK, 占空比 = 50% ± 10%			f _{系统}	MHz
t _{SU,MI}	SOMI 输入数据建立时间	3 V	75			ns
t _{HD,MI}	SOMI 输入数据保持时间	3 V	0			ns
t _{VALID,MO}	SIMO 输出数据有效时间	UCLK 边缘至 SIMO 有效, C _L = 20 pF			20	ns

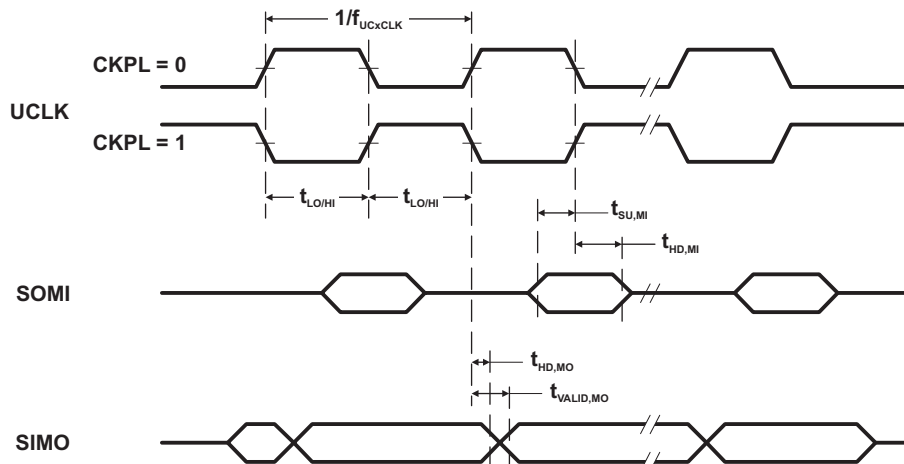


Figure 16. SPI 主模式, CKPH = 0

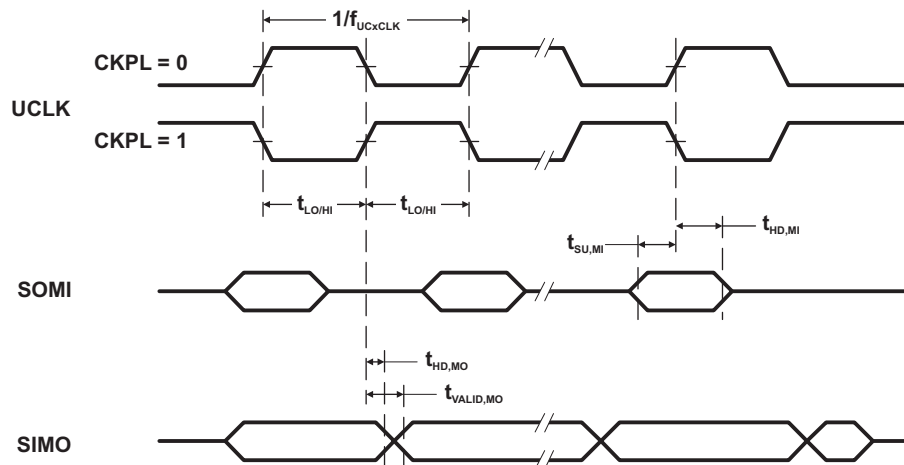


Figure 17. SPI 主模式, CKPH = 1

USCI (SPI 从模式)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明) (见 Figure 18 和 Figure 19)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
t _{STE,LEAD}	STE 超前时间, STE 低电平至时钟	3 V		50		ns
t _{STE,LAG}	STE滞后时间, 最后一个时钟脉冲至 STE 高电平	3 V	10			ns
t _{STE,ACC}	STE 存取时间, STE 低电平至 SOMI 数据输出	3 V		50		ns
t _{STE,DIS}	STE 禁用时间, STE 高电平至 SOMI 高阻抗	3 V		50		ns
t _{SU,SI}	SIMO 输入数据建立时间	3 V	15			ns
t _{HD,SI}	SIMO 输入数据保持时间	3 V	10			ns
t _{VALID,SO}	SOMI 输出数据有效时间	UCLK 边缘至 SOMI 有效, C _L = 20 pF		50	75	ns

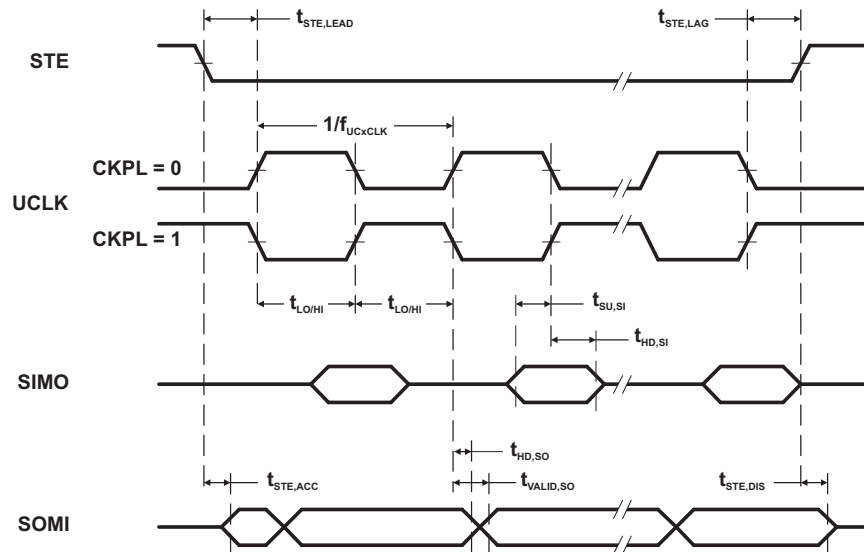


Figure 18. SPI 从模式, CKPH = 0

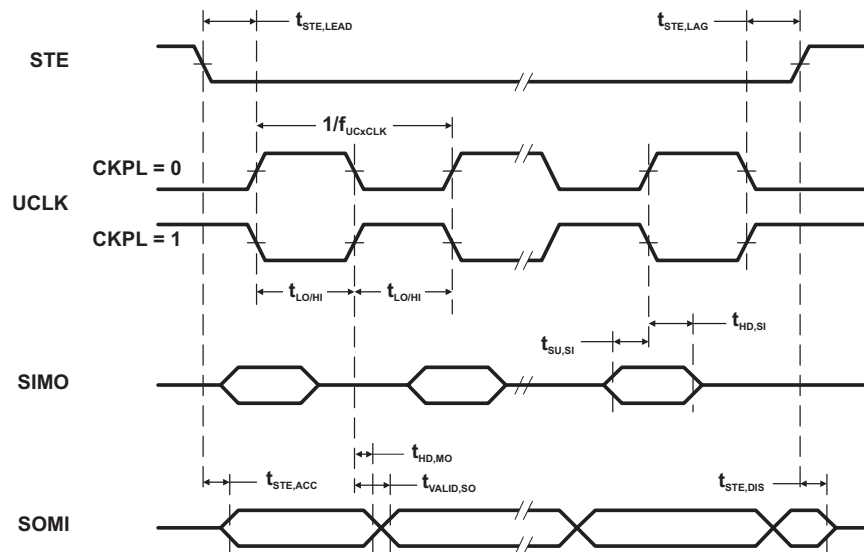


Figure 19. SPI 从模式, CKPH = 1

USCI (I2C 模式)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明) (见 Figure 20)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{USCI}	USCI 输入时钟频率	SMCLK, 占空比 = 50% ± 10%			f _{系统}	MHz
f _{SCL}	SCL 时钟频率	3 V	0		400	kHz
t _{HD,STA}	保持时间 (重复) 启动	f _{SCL} ≤ 100 kHz f _{SCL} > 100 kHz	3 V	4.0		μs
t _{SU,STA}	一个重复启动的建立时间	f _{SCL} ≤ 100 kHz f _{SCL} > 100 kHz	3 V	4.7		μs
t _{HD,DAT}	数据保持时间	3 V	0			ns
t _{SU,DAT}	数据建立时间	3 V	250			ns
t _{SU,STO}	停止的建立时间	3 V	4.0			μs
t _{SP}	由输入滤波器进行抑制的尖峰的脉冲宽度	3 V	50	100	600	ns

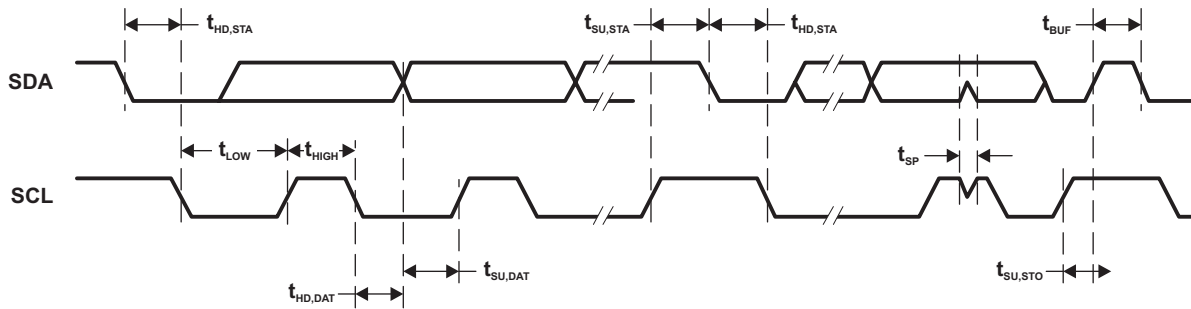


Figure 20. I2C 模式定时

Comparator_A+

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
I _(DD) ⁽¹⁾	CAON = 1, CARSEL = 0, CAREF = 0	3 V		45		μA
I _(Refladder/ RefDiode)	CAON = 1, CARSEL = 0, CAREF = 1/2/3, 在 CA0 和 CA1 上无负载	3 V		45		μA
V _(IC)	共模输入电压	CAON = 1	0		V _{CC} -1	V
V _(Ref025)	(在 0.25 V _{CC} 节点的电压) / V _{CC}	PCA0 = 1, CARSEL = 1, CAREF = 1, 在 CA0 和 CA1 上无负载	3 V	0.24		
V _(Ref050)	(在 0.5 V _{CC} 节点上的电压) / V _{CC}	PCA0 = 1, CARSEL = 1, CAREF = 2, 在 CA0 和 CA1 上无负载	3 V	0.48		
V _(RefVT)	见 Figure 21 和 Figure 22	PCA0 = 1, CARSEL = 1, CAREF = 3, 在 CA0 和 CA1 上无负载, TA = 85°C	3 V	490		mV
V _(offset)	偏移电压 ⁽²⁾		3 V	±10		mV
V _{hys}	输入迟滞	CAON = 1	3 V	0.7		mV
t _(response)	响应时间 (低-高与高-低)	TA = 25°C, 过驱动电压 10 mV, 未采用滤波器: CAF = 0 TA = 25°C, 过驱动电压 10 mV, 未采用滤波器: CAF = 1	3 V	120	1.5	ns μs

(1) Comparator_A+ 端子的漏电流等于 I_{lkg(Px,y)} 规格值。

(2) 输入失调电压可在连续测量时通过采用 CAEX 位使 Comparator_A+ 输入倒相来加以消除。然后将两次连续测量的结果相加。

典型特性——Comparator_A+

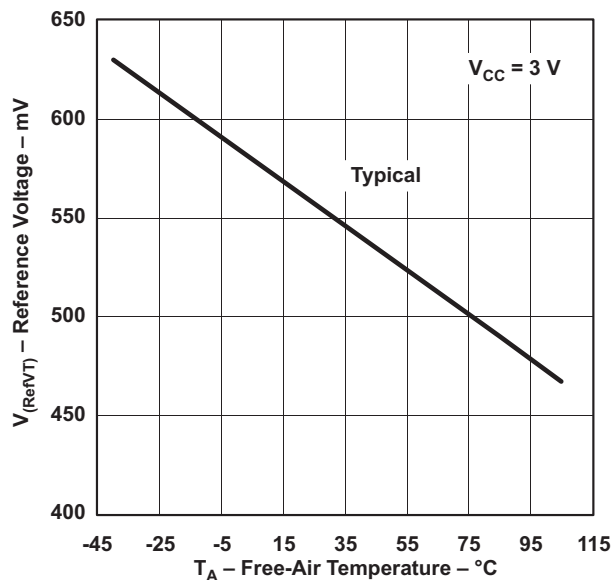


Figure 21. $V_{(RefVT)}$ 与温度的关系, $V_{CC} = 3V$

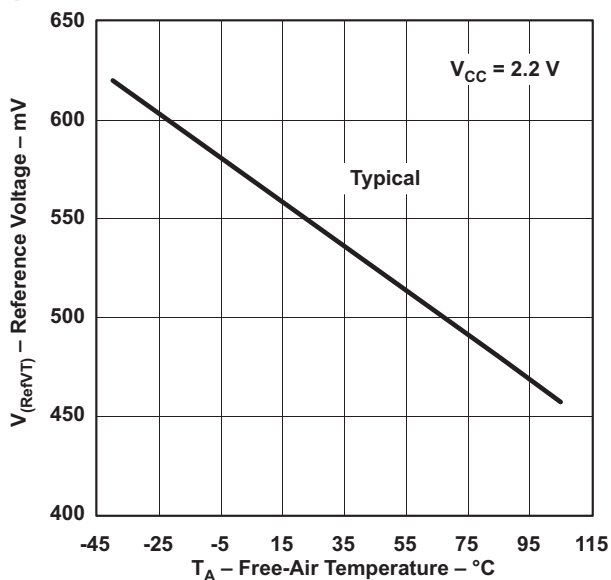


Figure 22. $V_{(RefVT)}$ 与温度的关系, $V_{CC} = 2.2V$

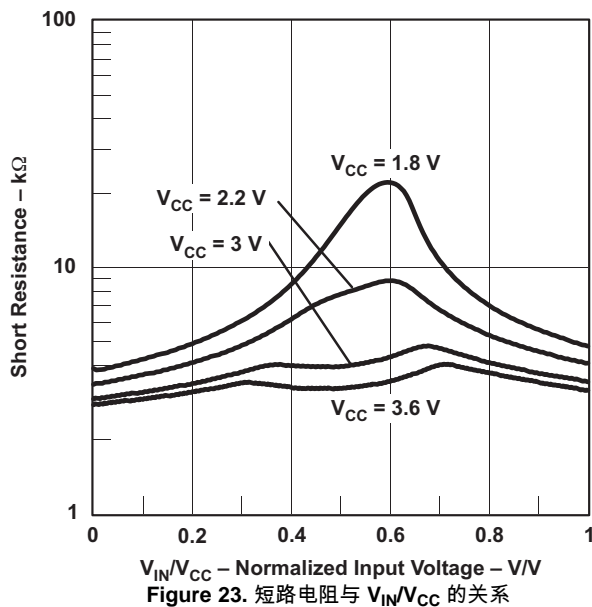


Figure 23. 短路电阻与 V_{IN}/V_{CC} 的关系

10 位 ADC，电源及输入范围条件 (仅限 MSP430G2x53)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)⁽¹⁾

参数	测试条件	T _A	V _{CC}	最小值	典型值	最大值	单位
V _{CC}	模拟电源电压			2.2		3.6	V
V _{Ax}	模拟输入电压 ⁽²⁾		3 V	0		V _{CC}	V
I _{ADC10}	ADC10 电源电流 ⁽³⁾	25°C	3 V		0.6		mA
I _{REF+}	基准电源电流，基准缓冲器被禁用 ⁽⁴⁾	25°C	3 V	f _{ADC10CLK} = 5.0 MHz, ADC10ON = 1, REFON = 0, REFON = 1, REFOUT = 0		0.25	mA
				f _{ADC10CLK} = 5.0 MHz, ADC10ON = 0, REF2_5V = 1, REFON = 1, REFOUT = 0		0.25	
I _{REFB,0}	ADC10SR = 0 时的基准缓冲器电源电流 ⁽⁴⁾	25°C	3 V		1.1		mA
I _{REFB,1}	ADC10SR = 1 时的基准缓冲器电源电流 ⁽⁴⁾	25°C	3 V		0.5		mA
C _I	输入电容	25°C	3 V			27	pF
R _I	输入多路复用器导通电阻	25°C	3 V			1000	Ω

- (1) 在漏电流表中，漏电流采用 P_{x,y}/A_x 参数来定义。
- (2) 模拟输入电压范围必须位于所选择的基准电压范围 V_{R+} 至 V_{R-} 之内，以获得有效的转换结果。
- (3) 内部基准电源电流不包含在流耗参数 I_{ADC10} 之中。
- (4) 内部基准电流通过 V_{CC} 端子来提供。流耗与 ADC10 控制位无关，除非转换是有源的。REFON 位使得内置基准能够在启动一个 A/D 转换之前实现稳定。

10 位 ADC，内置电压基准（仅限 MSP430G2x53）

在推荐的电源电压范围及自然通风条件下的工作温度范围内（除非另有说明）

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
V _{CC,REF+}	正内置基准模拟电源电压范围		2.2			V
			2.9			
V _{REF+}	正内置基准模拟电压	3 V	1.41	1.5	1.59	V
			2.35	2.5	2.65	
I _{LD,VREF+}	最大 VREF+ 负载电流	3 V	±1			mA
VREF+ 负载调节率	VREF+ 负载调节率	3 V	±2			LSB
			±2			
VREF+ 负载调节响应时间	VREF+ = 100 μA → 900 μA, V _{AX} ≠ 0.5 × VREF+, 转换结果的误差 ≤ 1 LSB, ADC10SR = 0	3 V	400			ns
C _{VREF+}	VREF+ 引脚上的最大电容	3 V	100			pF
TC _{REF+}	温度系数	3 V	±100			ppm/°C
t _{REFON}	内部基准电压至 99.9% VREF 的稳定时间	3.6 V	30			μs
t _{REFBURST}	基准缓冲器至 99.9% VREF 的稳定时间	3 V	2			μs

10 位 ADC，外部基准⁽¹⁾ (仅限 MSP430G2x53)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
VEREF+ 正外部基准输入电压范围 ⁽²⁾	VEREF+ > VEREF-, SREF1 = 1, SREF0 = 0		1.4		V _{CC}	V
	VEREF- ≤ VEREF+ ≤ V _{CC} - 0.15 V, SREF1 = 1, SREF0 = 1 ⁽³⁾		1.4		3	
VEREF- 负外部基准输入电压范围 ⁽⁴⁾	VEREF+ > VEREF-		0		1.2	V
ΔVEREF 差分外部基准输入电压范围, ΔVEREF = VEREF+ - VEREF-	VEREF+ > VEREF- ⁽⁵⁾		1.4		V _{CC}	V
I _{VEREF+} 流入 VEREF+ 的静态输入电流	0 V ≤ VEREF+ ≤ V _{CC} , SREF1 = 1, SREF0 = 0	3 V		±1		μA
	0 V ≤ VEREF+ ≤ V _{CC} - 0.15 V ≤ 3 V, SREF1 = 1, SREF0 = 1 ⁽³⁾	3 V		0		
I _{VEREF-} 流入 VEREF- 的静态输入电流	0 V ≤ VEREF- ≤ V _{CC}	3 V		±1		μA

- (1) 在转换期间采用外部基准，以对电容阵列进行充电和放电。在转换期间，输入 C_I 也是外部基准的动态负载。基准电源的动态阻抗应遵照有关模拟电源阻抗的建议，以使充电稳定至 10 位准确度。
- (2) 准确度限定了最小的正外部基准电压。对于较低的准确度要求，可以施加较低的基准电压电平。
- (3) 在此条件下，外部基准在内部进行缓冲。基准缓冲器处于运行状态，并需要基准缓冲器电源电流 I_{REFB}。功耗可被限制为 REBURST = 1 的采样及转换周期。
- (4) 准确度限定了最大的负外部基准电压。对于较低的准确度要求，可以施加较高的基准电压电平。
- (5) 准确度限定了最小的外部差分基准电压。对于较低的准确度要求，可以施加较低的差分基准电压电平。

10 位 ADC，定时参数 (仅限 MSP430G2x53)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
f _{ADC10CLK} ADC10 输入时钟频率	对于 ADC10 线性度参数的规定性能 ADC10SR = 0 ADC10SR = 1	3 V	0.45		6.3	MHz
			0.45		1.5	
f _{ADC10OSC} ADC10 内置振荡器频率	ADC10DIVx = 0, ADC10SSELx = 0, f _{ADC10CLK} = f _{ADC10OSC}	3 V	3.7		6.3	MHz
t _{CONVERT} 转换时间	ADC10 内置振荡器, ADC10SSELx = 0, f _{ADC10CLK} = f _{ADC10OSC}	3 V	2.06		3.51	μs
	f _{ADC10CLK} 取自 ACLK、MCLK、或 SMCLK: ADC10SSELx ≠ 0					
t _{ADC10ON} ADC 的接通稳定时间	(1)				100	ns

- (1) 条件是：在 t_{AC10ON} 之后启动一个转换中的误差 < ±0.5 LSB。基准及输入信号已实现稳定。

10 位 ADC，线性度参数 (仅限 MSP430G2x53)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
E _I 积分线性误差		3 V			±1	LSB
E _D 差分线性误差		3 V			±1	LSB
E _O 失调误差	源阻抗 R _S < 100 Ω	3 V			±1	LSB
E _G 增益误差		3 V		±1.1	±2	LSB
E _T 总未调整误差		3 V		±2	±5	LSB

10 位 ADC，温度传感器及内置 V_{MID} (仅限 MSP430G2x53)

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
I _{SENSOR} 温度传感器电源电流 ⁽¹⁾	REFON = 0, INCHx = 0Ah, T _A = 25°C	3 V		60		μA
TC _{SENSOR}	ADC10ON = 1, INCHx = 0Ah ⁽²⁾	3 V		3.55		mV/°C
t _{Sensor(sample)} 在选择通道 10 时所需的采样时间。 ⁽³⁾	ADC10ON = 1, INCHx = 0Ah, 转换结果的误差 ≤ 1 LSB	3 V	30			μs
I _{VMID} 流入通道 11 中的分压器的电流	ADC10ON = 1, INCHx = 0Bh	3 V			⁽⁴⁾	μA
V _{MID} 通道 11 中的 V _{CC} 分压器	ADC10ON = 1, INCHx = 0Bh, V _{MID} ≠ 0.5 × V _{CC}	3 V		1.5		V
t _{VMID(sample)} 在选择通道 11 时所需的采样时间。 ⁽⁵⁾	ADC10ON = 1, INCHx = 0Bh, 转换结果的误差 ≤ 1 LSB	3 V	1220			ns

- (1) 假如 (ADC10ON = 1 且 REFON = 1) 或 (ADC10ON = 1 且 INCH = 0Ah、采样信号为高电平)，则消耗传感器电流 I_{SENSOR}。当 REFON = 1 时，I_{SENSOR} 包含于 I_{REF+}。当 REFON = 0 时，I_{SENSOR} 在温度传感器输入的转换期间施加 (INCH = 0Ah)。
- (2) 可采用下式来计算温度传感器输出电压：
 $V_{Sensor,typ} = TC_{Sensor} (273 + T [°C]) + V_{Offset,sensor} [mV]$ 或
 $V_{Sensor,typ} = TC_{Sensor} T [°C] + V_{Sensor}(T_A = 0°C) [mV]$
- (3) 传感器的典型等效阻抗为 51 kΩ。所需的采样时间包括传感器接通时间 t_{SENSOR(on)}。
- (4) 无需额外的电流。在采样期间使用 V_{MID}。
- (5) 接通时间 t_{VMID(on)} 包含于采样时间 t_{VMID(sample)} 之中；无需额外的接通时间。

闪存

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数	测试条件	V _{CC}	最小值	典型值	最大值	单位
V _{CC(PGM/ERASE)} 编程及擦除电源电压			2.2		3.6	V
f _{FTG} 闪存定时发生器频率			257		476	kHz
I _{PGM} 编程期间从 V _{CC} 获得的电源电流		2.2 V/3.6 V		1	5	mA
I _{ERASE} 擦除期间从 V _{CC} 获得的电源电流		2.2 V/3.6 V		1	7	mA
t _{CPT} 累计编程时间 ⁽¹⁾		2.2 V/3.6 V			10	ms
t _{CMErase} 累计批量擦除时间		2.2 V/3.6 V	20			ms
	编程/擦除耐久性		10 ⁴	10 ⁵		周期数
t _{Retention} 数据保持持续时间	T _J = 25°C		100			年
t _{Word} 字或字节编程时间	⁽²⁾			30		t _{FTG}
t _{Block, 0} 第一个字节或字的块编程时间	⁽²⁾			25		t _{FTG}
t _{Block, 1-63} 用于每个额外字节或字的块编程时间	⁽²⁾			18		t _{FTG}
t _{Block, End} 块编程末端序列等待时间	⁽²⁾			6		t _{FTG}
t _{Mass Erase} 批量擦除时间	⁽²⁾			10593		t _{FTG}
t _{Seg Erase} 段擦除时间	⁽²⁾			4819		t _{FTG}

- (1) 当对一个 64 字节闪存块进行写入操作时，不得超过累计编程时间。该参数适用于所有的编程方法：个别字/字节写入及块写入模式。
- (2) 这些数值硬连接至闪存控制器的状态机中 (t_{FTG} = 1/f_{FTG})。

RAM

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数		测试条件	最小值	最大值	单位
$V_{(RAMh)}$	RAM 保持电源电压 ⁽¹⁾	CPU 暂停	1.6		V

(1) 当 RAM 中的数据保持不变时, 该参数确定了最小电源电压 V_{CC} 。在该电源电压条件下不应执行任何程序。

JTAG 及 Spy-Bi-Wire 接口

在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数		测试条件	V_{CC}	最小值	典型值	最大值	单位
f_{SBW}	Spy-Bi-Wire 输入频率		2.2V	0		20	MHz
$t_{SBW,Low}$	Spy-Bi-Wire 低电平时钟脉冲长度		2.2V	0.025		15	μs
$t_{SBW,En}$	Spy-Bi-Wire 启用时间 (TEST 高电平至第一个时钟脉冲边缘的到达 ⁽¹⁾)		2.2V			1	μs
$t_{SBW,Ret}$	Spy-Bi-Wire 返回至正常工作状态的时间		2.2V	15		100	μs
f_{TCK}	TCK 输入频率 ⁽²⁾		2.2V	0		5	MHz
$R_{Internal}$	TEST 上的内部下拉电阻		2.2V	25	60	90	k Ω

- (1) 使用 Spy-Bi-Wire 接口的工具在把 TEST/SBWCLK 引脚拉至高电平之后必需等待最大 $t_{SBW}(En)$ 时间, 而后再施加第一个 SBWCLK 时钟脉冲边缘。
 (2) 可限制 f_{TCK} 以满足选定模块的定时要求。

JTAG 熔丝 ⁽¹⁾

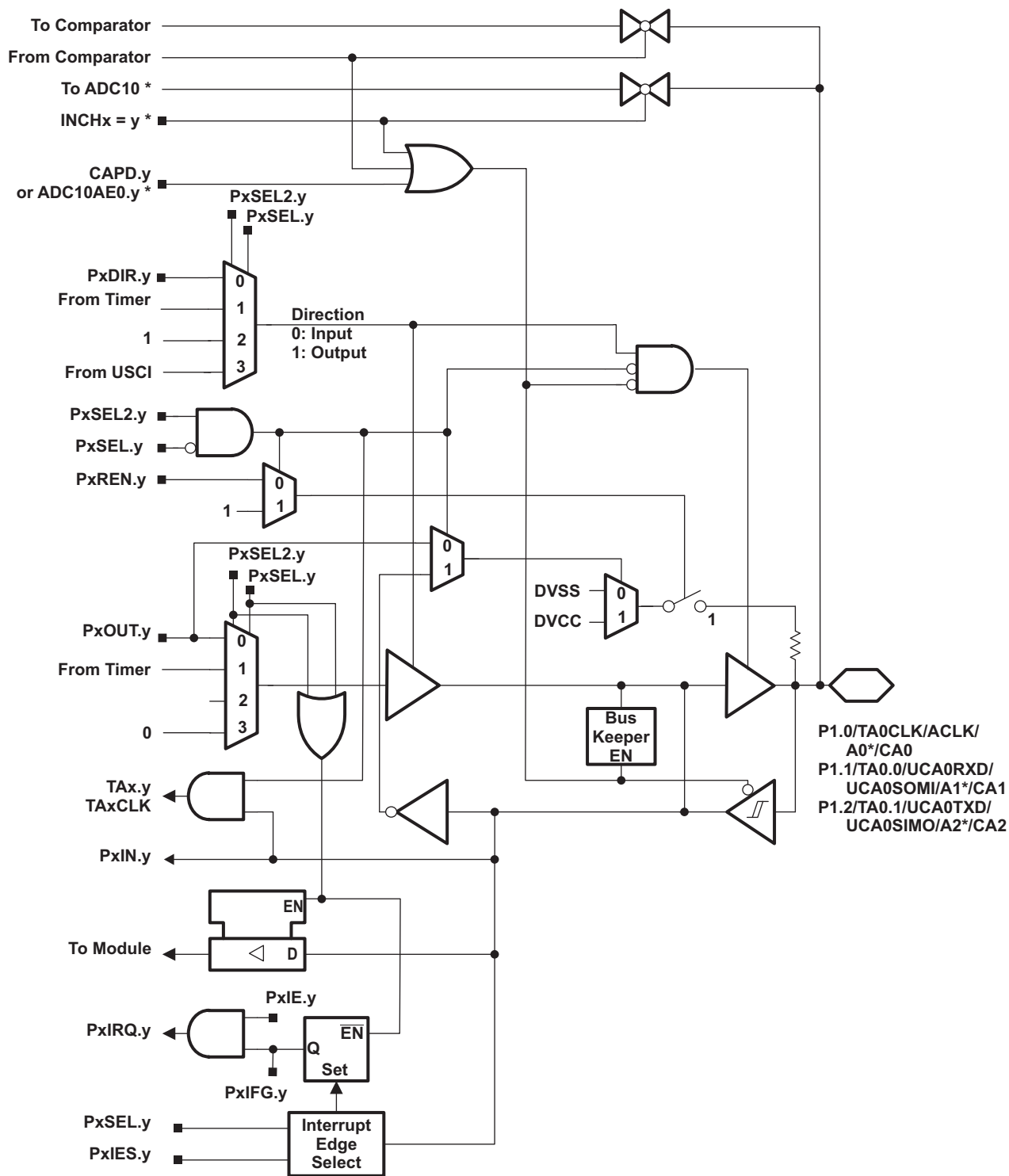
在推荐的电源电压范围及自然通风条件下的工作温度范围内 (除非另有说明)

参数		测试条件	最小值	最大值	单位
$V_{CC(FB)}$	熔丝烧断情况下的电源电压	$T_A = 25^\circ C$	2.5		V
V_{FB}	TEST 上的电压电平 (针对熔丝烧断情形)		6	7	V
I_{FB}	熔丝烧断情况下流入 TEST 的电源电流			100	mA
t_{FB}	熔丝烧断的时间			1	ms

(1) 一旦熔丝烧断, 就不能再继续使用 JTAG/Test, 而 Spy-Bi-Wire 和仿真功能是可用的, 且 JTAG 被切换至旁路模式。

端口原理图

端口 P1 引脚原理图：P1.0 至 P1.2，采用施密特触发器的输入/输出



* Note: MSP430G2x53 devices only. MSP430G2x13 devices have no ADC10.

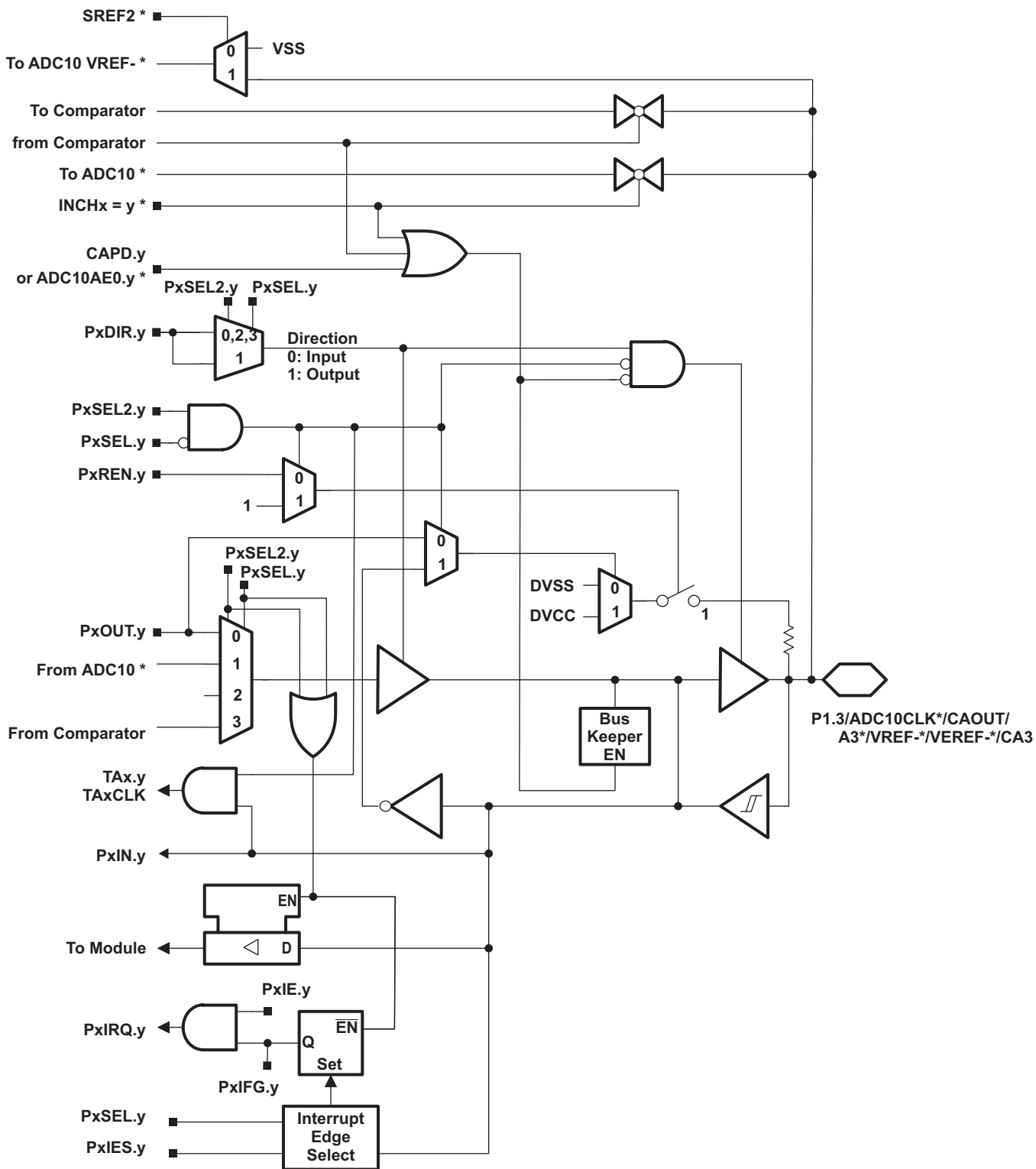
Table 16. 端口 P1 (P1.0 至 P1.2) 引脚功能

引脚名称 (P1.x)	x	功能	控制位/信号 ⁽¹⁾				
			P1DIR.x	P1SEL.x	P1SEL2.x	ADC10AE.x INCH.x=1 ⁽²⁾	CAPD.y
P1.0/ TA0CLK/ ACLK/ A0 ⁽²⁾ / CA0/ 引脚振荡器	0	P1.x (I/O)	I: 0; O: 1	0	0	0	0
		TA0.TACLK	0	1	0	0	0
		ACLK	1	1	0	0	0
		A0	X	X	X	1 (y = 0)	0
		CA0	X	X	X	0	1 (y = 0)
		容性感测	X	0	1	0	0
P1.1/ TA0.0/ TA0.CCI0A/ UCA0RXD/ UCA0SOMI/ A1 ⁽²⁾ / CA1/ 引脚振荡器	1	P1.x (I/O)	I: 0; O: 1	0	0	0	0
		TA0.0	1	1	0	0	0
		TA0.CCI0A	0	1	0	0	0
		UCA0RXD	来自 USCI	1	1	0	0
		UCA0SOMI	来自 USCI	1	1	0	0
		A1	X	X	X	1 (y = 1)	0
		CA1	X	X	X	0	1 (y = 1)
		容性感测	X	0	1	0	0
P1.2/ TA0.1/ TA0.CCI1A/ UCA0TXD/ UCA0SIMO/ A2 ⁽²⁾ / CA2/ 引脚振荡器	2	P1.x (I/O)	I: 0; O: 1	0	0	0	0
		TA0.1	1	1	0	0	0
		TA0.CCI1A	0	1	0	0	0
		UCA0TXD	来自 USCI	1	1	0	0
		UCA0SIMO	来自 USCI	1	1	0	0
		A2	X	X	X	1 (y = 2)	0
		CA2	X	X	X	0	1 (y = 2)
		容性感测	X	0	1	0	0

(1) X = 无关

(2) 仅限 MSP430G2x53 器件

端口 P1 引脚原理图：P1.3，采用施密特触发器的输入/输出



* Note: MSP430G2x53 devices only. MSP430G2x13 devices have no ADC10.

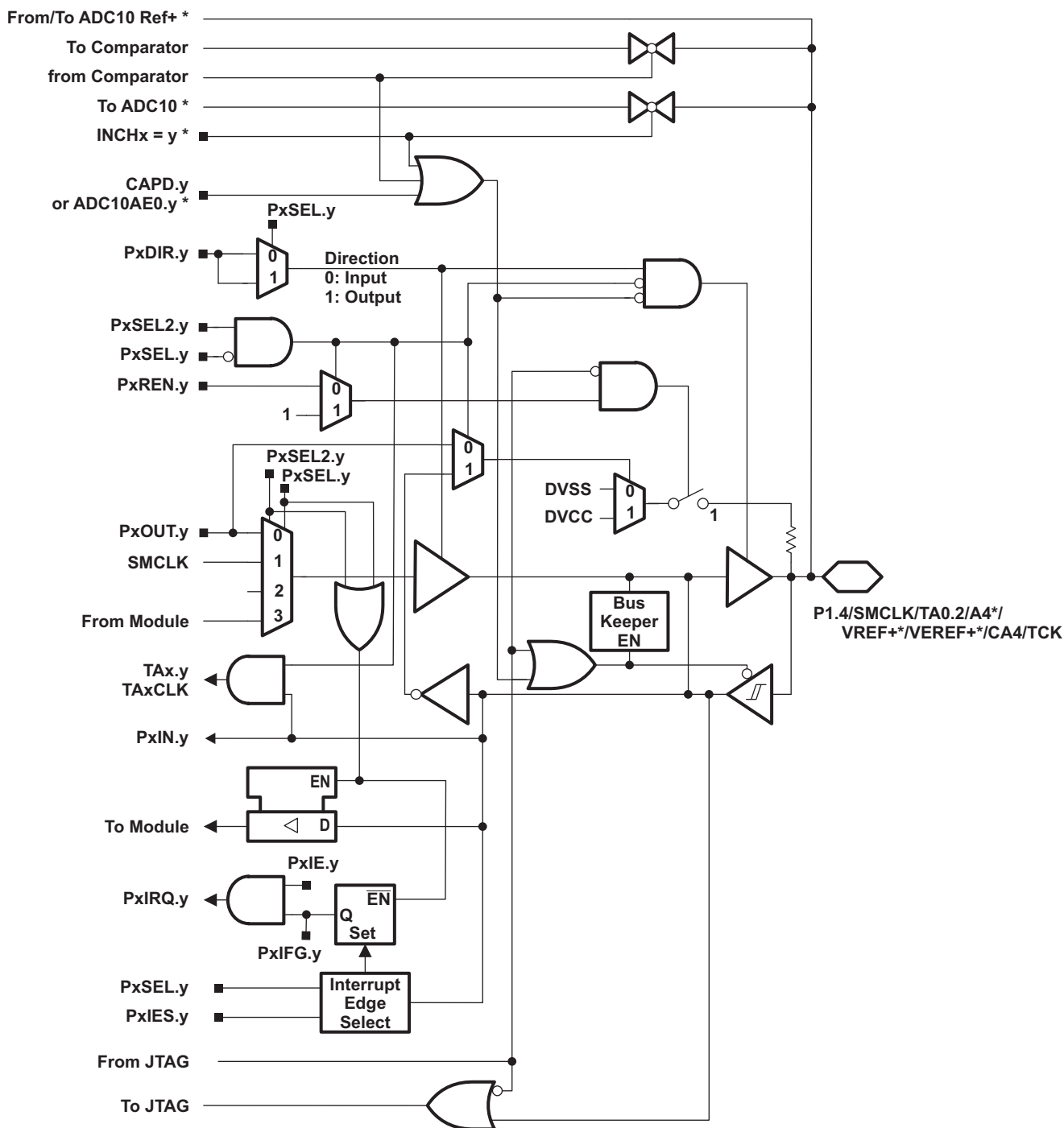
Table 17. 端口 P1 (P1.3) 引脚功能

引脚名称 (P1.x)	x	功能	控制位/信号 ⁽¹⁾				
			P1DIR.x	P1SEL.x	P1SEL2.x	ADC10AE.x INCH.x=1 ⁽²⁾	CAPD.y
P1.3/ ADC10CLK ⁽²⁾ / A3 ⁽²⁾ / VREF- ⁽²⁾ / VEREF- ⁽²⁾ / CA3/ 引脚振荡器	3	P1.x (I/O)	I: 0; O: 1	0	0	0	0
ADC10CLK		1	1	0	0	0	
A3		X	X	X	1 (y = 3)	0	
VREF-		X	X	X	1	0	
VEREF-		X	X	X	1	0	
CA3		X	X	X	0	1 (y = 3)	
容性感测		X	0	1	0	0	

(1) X = 无关

(2) 仅限 MSP430G2x53 器件

端口 P1 引脚原理图：P1.4，采用施密特触发器的输入/输出



* Note: MSP430G2x52 devices only. MSP430G2x12 devices have no ADC10.

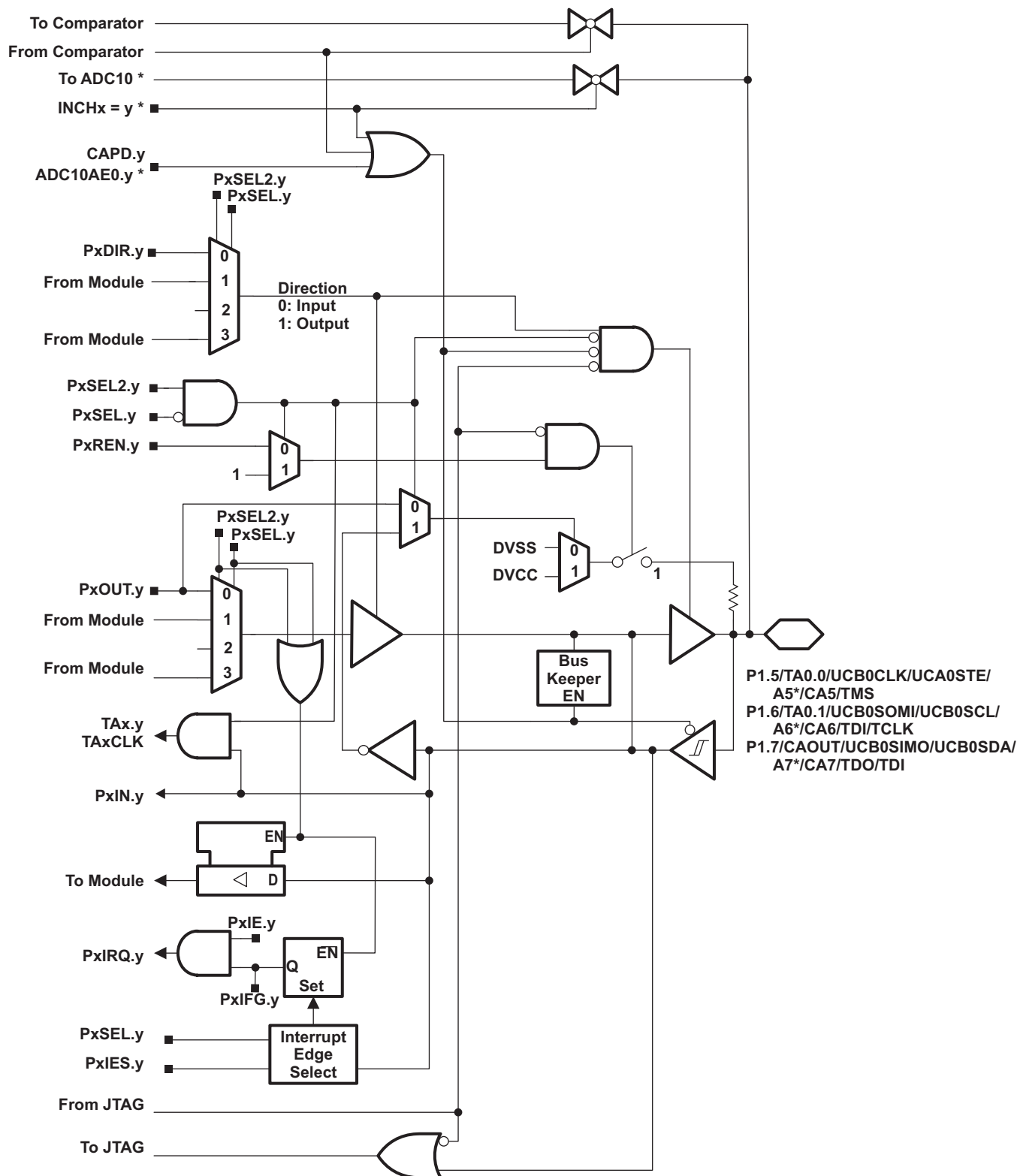
Table 18. 端口 P1 (P1.4) 引脚功能

引脚名称 (P1.x)	x	功能	控制位/信号 ⁽¹⁾					
			P1DIR.x	P1SEL.x	P1SEL2.x	ADC10AE.x INCH.x=1 ⁽²⁾	JTAG 模式	CAPD.y
P1.4/ SMCLK/		P1.x (I/O) SMCLK	I: 0; O: 1 1	0 1	0 0	0 0	0 0	0 0
UCB0STE/ UCA0CLK/		UCB0STE UCA0CLK	来自 USCI 来自 USCI	1 1	1 1	1 (y = 4) 1 (y = 4)	0 0	0 0
VREF+ ⁽²⁾ / VEREF+ ⁽²⁾ / A4 ⁽²⁾ / CA4	4	VREF+ VEREF+ A4 CA4	X X X X	X X X X	X X X X	1 1 1 (y = 4) 0	0 0 0 0	0 0 0 1 (y = 4)
TCK/ 引脚振荡器		TCK 容性感测	X X	X 0	X 1	0 0	1 0	0 0

(1) X = 无关

(2) 仅限 MSP430G2x53 器件

端口 P1 引脚原理图：P1.5 至 P1.7，采用施密特触发器的输入/输出



* Note: MSP430G2x53 devices only. MSP430G2x13 devices have no ADC10.

Table 19. 端口 P1 (P1.5 至 P1.7) 引脚功能

引脚名称 (P1.x)	x	功能	控制位/信号 ⁽¹⁾					
			P1DIR.x	P1SEL.x	P1SEL2.x	ADC10AE.x INCH.x=1 ⁽²⁾	JTAG 模式	CAPD.y
P1.5/ TA0.0/	5	P1.x (I/O)	I: 0; O: 1	0	0	0	0	0
UCB0CLK/		TA0.0	1	1	0	0	0	0
UCA0STE/ A5 ⁽²⁾ /		UCB0CLK	来自 USCI	1	1	0	0	0
CA5		UCA0STE	来自 USCI	1	1	0	0	0
TMS		A5	X	X	X	1 (y = 5)	0	0
引脚振荡器		CA5	X	X	X	0	0	1 (y = 5)
		TMS	X	X	X	0	1	0
		容性感测	X	0	1	0	0	0
P1.6/ TA0.1/	6	P1.x (I/O)	I: 0; O: 1	0	0	0	0	0
UCB0SOMI/		TA0.1	1	1	0	0	0	0
UCB0SCL/		UCB0SOMI	来自 USCI	1	1	0	0	0
A6 ⁽²⁾ /		UCB0SCL	来自 USCI	1	1	0	0	0
CA6		A6	X	X	X	1 (y = 6)	0	0
TDI/TCLK/		CA6	X	X	X	0	0	1 (y = 6)
引脚振荡器		TDI/TCLK	X	X	X	0	1	0
		容性感测	X	0	1	0	0	0
P1.7/ UCB0SIMO/	7	P1.x (I/O)	I: 0; O: 1	0	0	0	0	0
UCB0SDA/		UCB0SIMO	来自 USCI	1	1	0	0	0
A7 ⁽²⁾ /		UCB0SDA	来自 USCI	1	1	0	0	0
CA7		A7	X	X	X	1 (y = 7)	0	0
CAOUT		CA7	X	X	X	0	0	1 (y = 7)
TDO/TDI/		CAOUT	1	1	0	0	0	0
引脚振荡器		TDO/TDI	X	X	X	0	1	0
		容性感测	X	0	1	0	0	0

(1) X = 无关

(2) 仅限 MSP430G2x53 器件

端口 P2 引脚原理图：P2.0 至 P2.5，采用施密特触发器的输入/输出

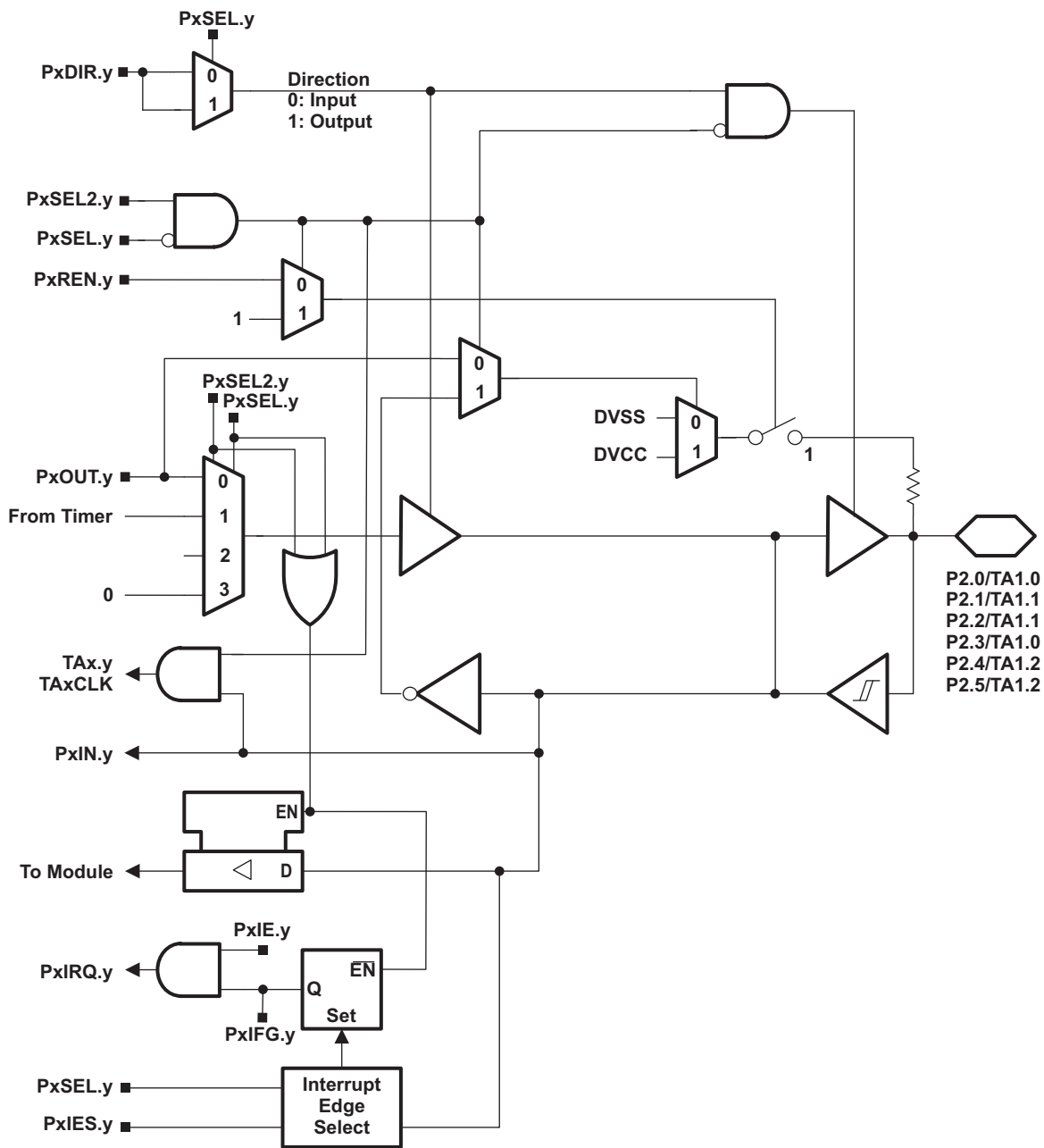


Table 20. 端口 P2 (P2.0 至 P2.5) 引脚功能

引脚名称 (P2.x)	x	功能	控制位/信号 ⁽¹⁾		
			P2DIR.x	P2SEL.x	P2SEL2.x
P2.0/ TA1.0/ 引脚振荡器	0	P2.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI0A	0	1	0
		Timer1_A3.TA0	1	1	0
		容性感测	X	0	1
P2.1/ TA1.1/ 引脚振荡器	1	P2.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI1A	0	1	0
		Timer1_A3.TA1	1	1	0
		容性感测	X	0	1
P2.2/ TA1.1/ 引脚振荡器	2	P2.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI1B	0	1	0
		Timer1_A3.TA1	1	1	0
		容性感测	X	0	1
P2.3/ TA1.0/ 引脚振荡器	3	P2.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI0B	0	1	0
		Timer1_A3.TA0	1	1	0
		容性感测	X	0	1
P2.4/ TA1.2/ 引脚振荡器	4	P2.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI2A	0	1	0
		Timer1_A3.TA2	1	1	0
		容性感测	X	0	1
P2.5/ TA1.2/ 引脚振荡器	5	P2.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI2B	0	1	0
		Timer1_A3.TA2	1	1	0
		容性感测	X	0	1

(1) X = 无关

端口 P2 引脚原理图：P2.6，采用施密特触发器的输入/输出

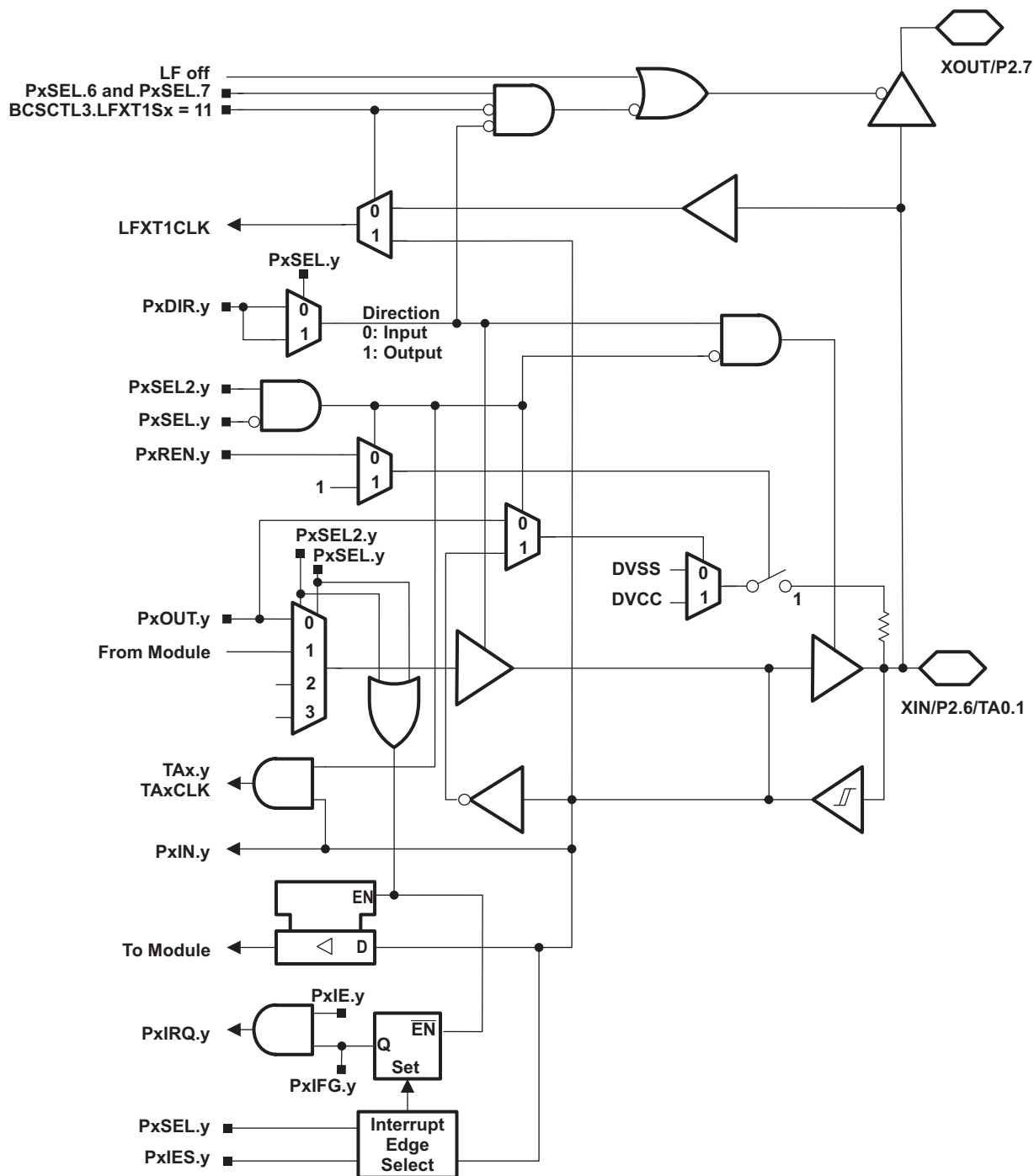


Table 21. 端口 P2 (P2.6) 引脚功能

引脚名称 (P2.x)	x	功能	控制位/信号 ⁽¹⁾		
			P2DIR.x	P2SEL.6 P2SEL.7	P2SEL2.6 P2SEL2.7
XIN	6	XIN	0	1 1	0 0
P2.6		P2.x (I/O)	I: 0; O: 1	0 X	0 0
TA0.1		Timer0_A3.TA1	1	1 0	0 0
引脚振荡器		容性感测	X	0 X	1 X

(1) X = 无关

端口 P2 引脚原理图：P2.7，采用施密特触发器的输入/输出

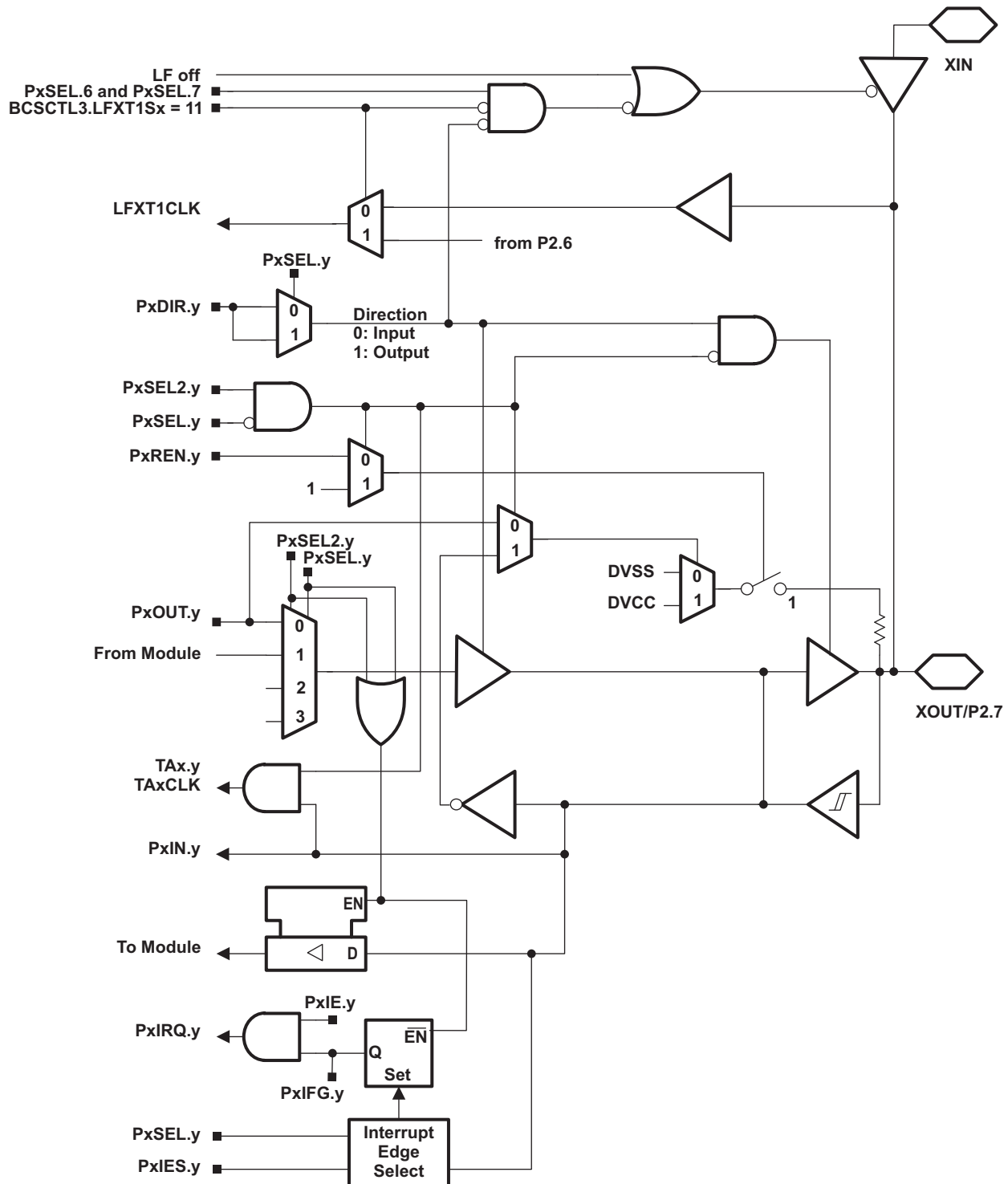


Table 22. 端口 P2 (P2.7) 引脚功能

引脚名称 (P2.x)	x	功能	控制位/信号 ⁽¹⁾		
			P2DIR.x	P2SEL.6 P2SEL.7	P2SEL2.6 P2SEL2.7
XOUT/		XOUT	1	1 1	0 0
P2.7/	7	P2.x (I/O)	I: 0; O: 1	0 X	0 0
引脚振荡器		容性感测	X	0 X	1 X

(1) X = 无关

端口 P3 引脚原理图：P3.0 至 P3.7，采用施密特触发器的输入/输出（仅限 RHB 封装）

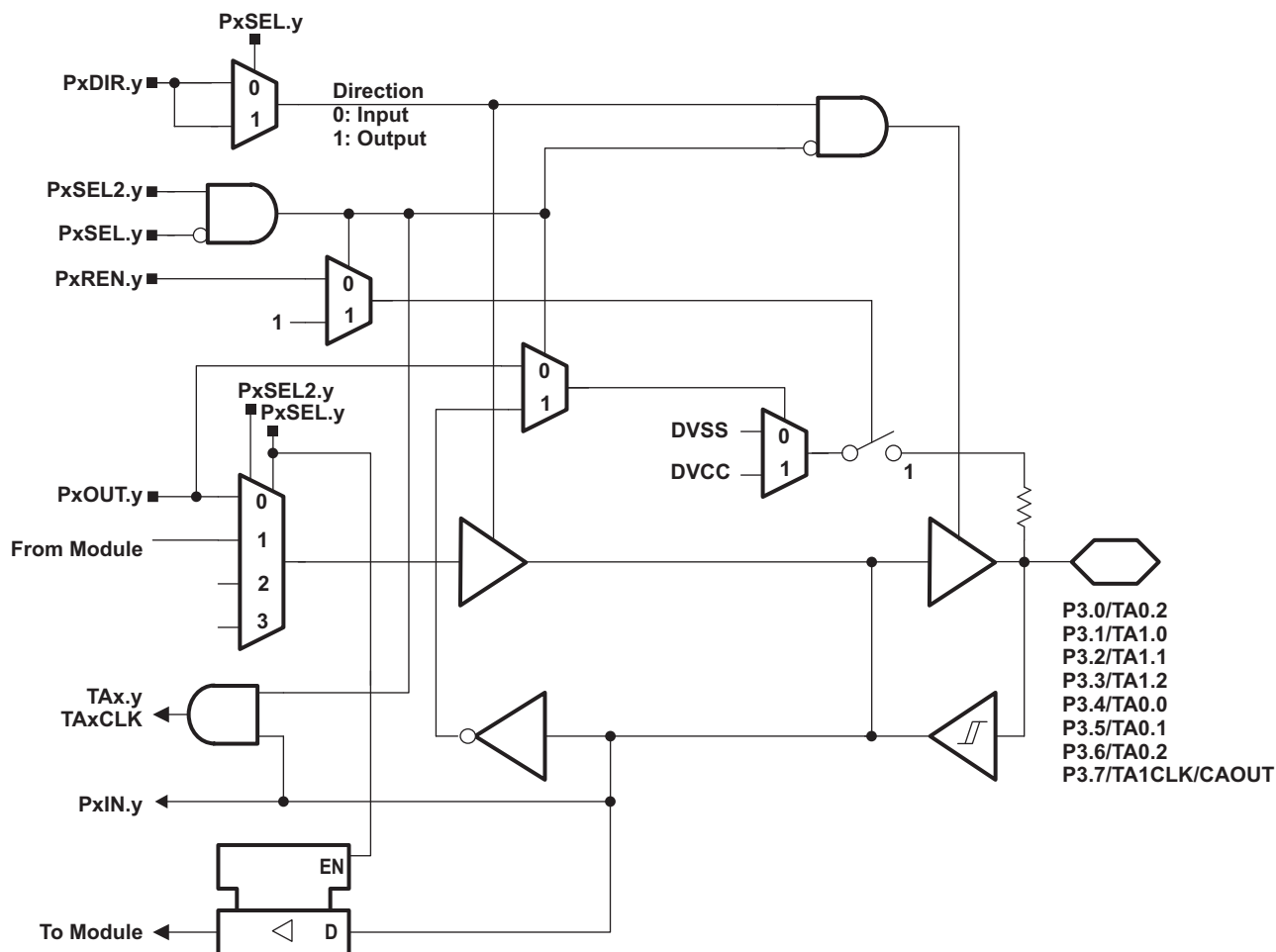


Table 23. 端口 P3 (P3.0 至 P3.7) 引脚功能 (仅限 RHB 封装)

PIN NAME (P3.x)	x	功能	控制位/信号 ⁽¹⁾		
			P3DIR.x	P3SEL.x	P3SEL2.x
P3.0/ TA0.2/ 引脚振荡器	0	P3.x (I/O)	I: 0; O: 1	0	0
		Timer0_A3.CCI2A	0	1	0
		Timer0_A3.TA0 容性感测	1 X	1 0	0 1
P3.1/ TA1.2/ 引脚振荡器	1	P3.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.TA0	1	1	0
		容性感测	X	0	1
P3.2/ TA1.2/ 引脚振荡器	2	P3.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.TA2	1	1	0
		容性感测	X	0	1
P3.3/ TA1.0/ 引脚振荡器	3	P3.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.TA0	1	1	0
		容性感测	X	0	1
P3.4/ TA0.0/ 引脚振荡器	4	P3.x (I/O)	I: 0; O: 1	0	0
		Timer0_A3.TA0	1	1	0
		容性感测	X	0	1
P3.5/ TA0.1/ 引脚振荡器	5	P3.x (I/O)	I: 0; O: 1	0	0
		Timer0_A3.TA1	1	1	0
		容性感测	X	0	1
P3.6/ TA0.2/ 引脚振荡器	6	P3.x (I/O)	I: 0; O: 1	0	0
		Timer0_A3.TA2	1	1	0
		容性感测	X	0	1
P3.7/ TA1CLK/ CAOUT/ 引脚振荡器	7	P3.x (I/O)	I: 0; O: 1	0	0
		Timer1_A3.CCI0A	0	1	0
		比较器输出	1	1	0
		容性感测	X	0	1

(1) X = 无关

修订历史记录

修订	说明
SLAS735	第一版

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/ Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
MSP430G2153IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2153IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2153IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2153IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2153IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2153IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2153IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2213IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2213IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2213IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2213IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2213IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2213IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2213IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2253IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2253IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2253IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2253IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/ Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
MSP430G2253IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2253IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2253IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2313IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2313IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2313IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2313IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2313IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2313IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2313IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2353IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2353IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2353IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2353IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2353IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2353IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2353IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2413IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2413IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/ Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
MSP430G2413IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2413IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2413IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2413IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2413IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2453IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2453IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2453IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2453IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2453IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2453IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2453IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2513IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2513IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2513IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2513IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2513IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2513IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2513IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/ Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
MSP430G2553CY	PREVIEW	DIESALE	Y	0	405	Green (RoHS & no Sb/Br)	Call TI	N / A for Pkg Type	
MSP430G2553CYS	PREVIEW	WAFERSALE	YS	0	1	TBD	Call TI	Call TI	
MSP430G2553GACYS	PREVIEW	WAFERSALE	YS	0	1	TBD	Call TI	Call TI	
MSP430G2553IN20	ACTIVE	PDIP	N	20	20	Pb-Free (RoHS)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2553IPW20	ACTIVE	TSSOP	PW	20	70	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2553IPW20R	ACTIVE	TSSOP	PW	20	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2553IPW28	ACTIVE	TSSOP	PW	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2553IPW28R	ACTIVE	TSSOP	PW	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	
MSP430G2553IRHB32R	ACTIVE	QFN	RHB	32	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
MSP430G2553IRHB32T	ACTIVE	QFN	RHB	32	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

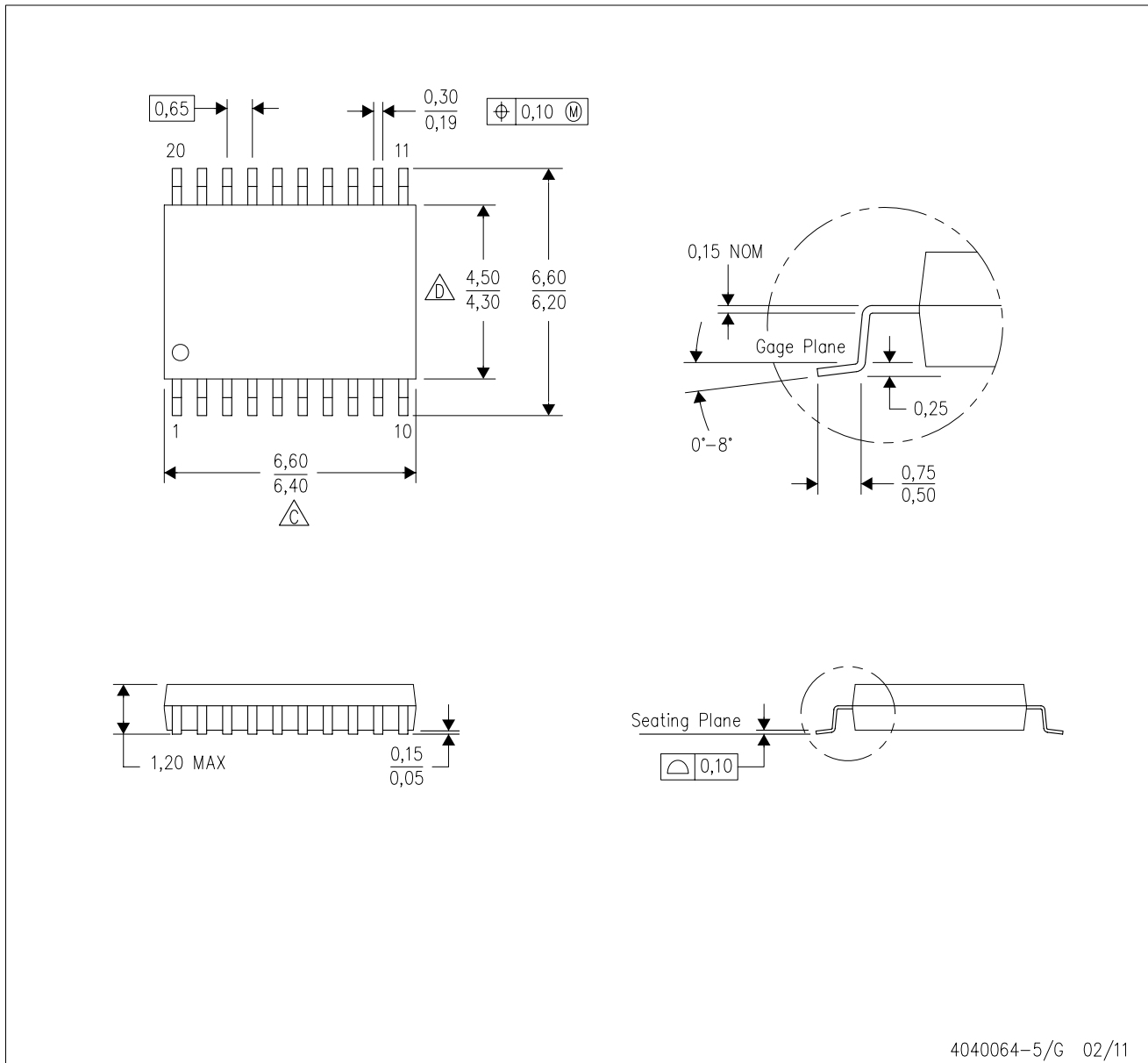
⁽³⁾ MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PW (R-PDSO-G20)

PLASTIC SMALL OUTLINE



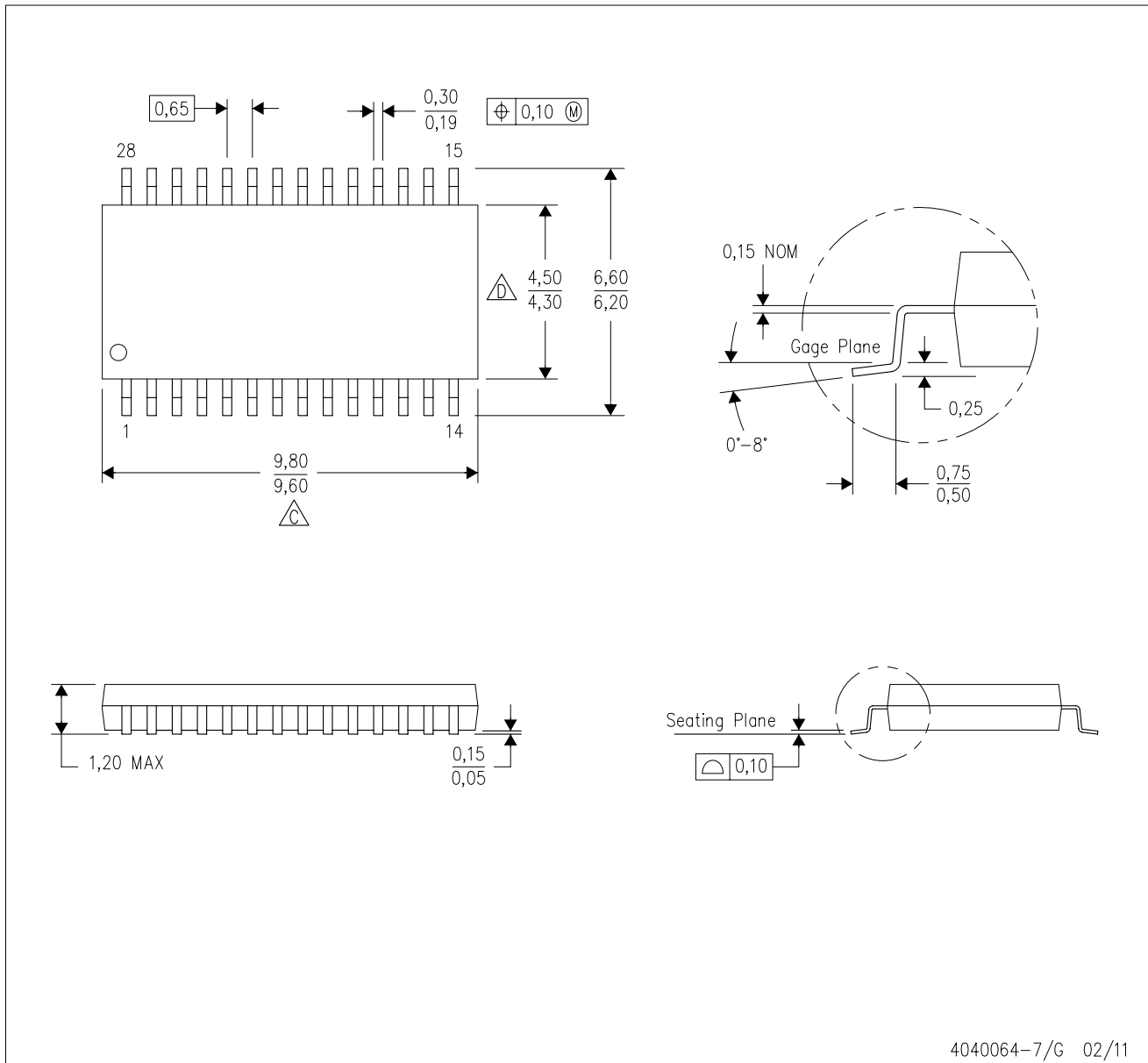
4040064-5/G 02/11

- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0,15 each side.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed 0,25 each side.
 - E. Falls within JEDEC MO-153

MECHANICAL DATA

PW (R-PDSO-G28)

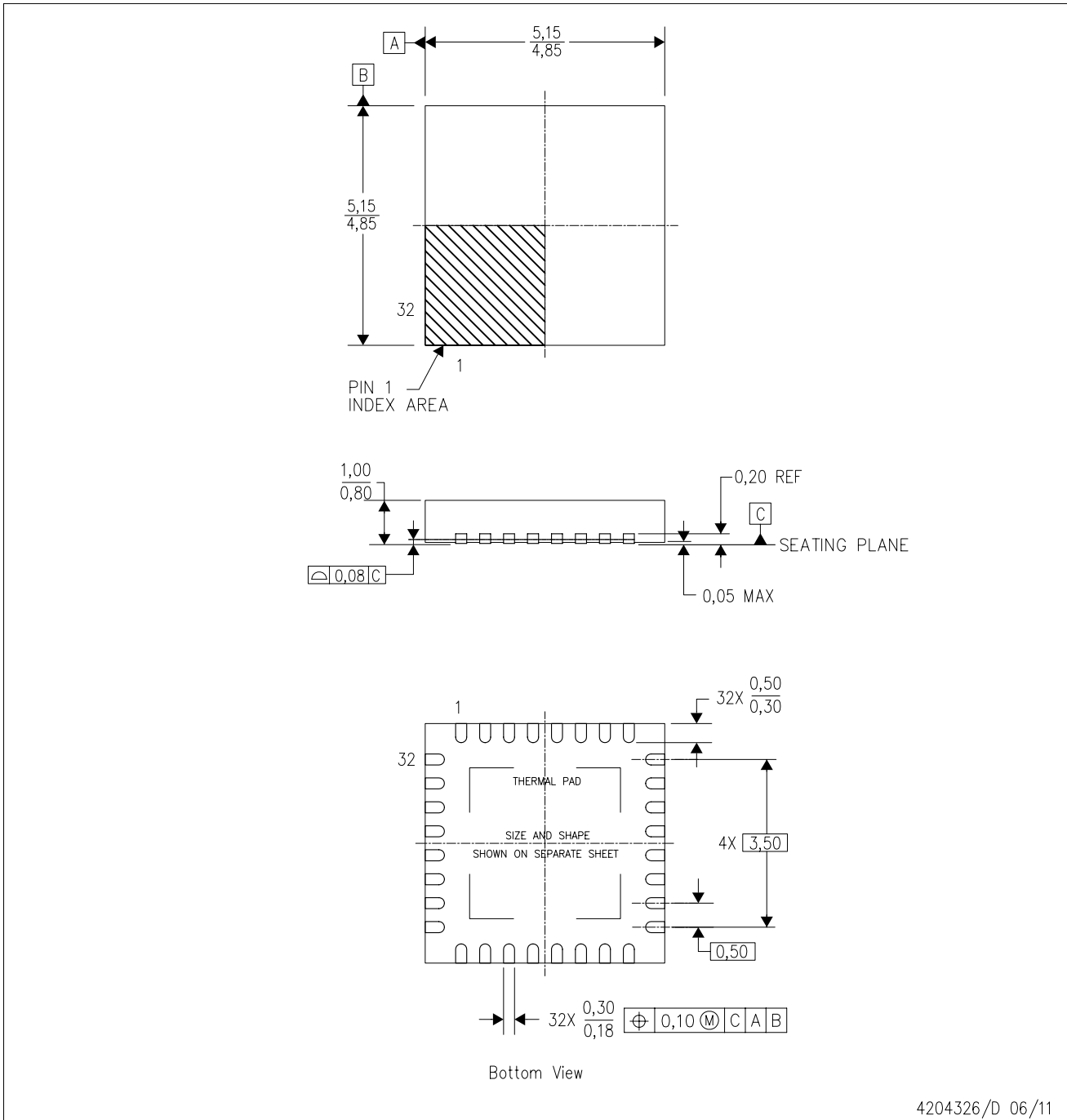
PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0,15 each side.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed 0,25 each side.
 - E. Falls within JEDEC MO-153

RHB (S-PVQFN-N32)

PLASTIC QUAD FLATPACK NO-LEAD



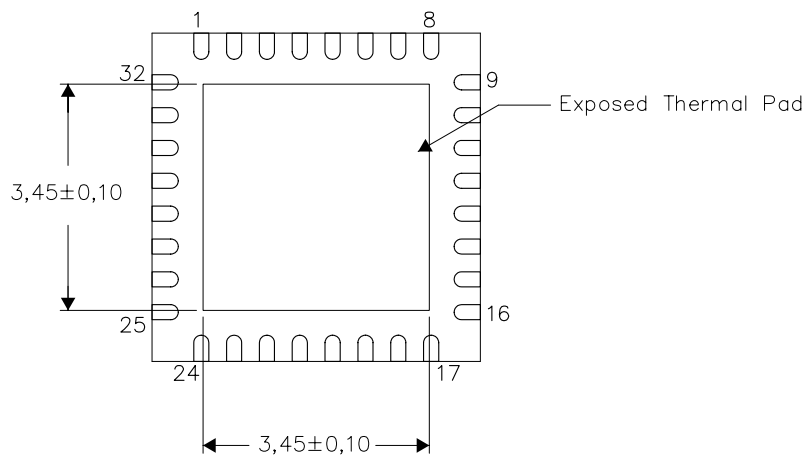
- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. QFN (Quad Flatpack No-Lead) Package configuration.
 - D. The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - E. See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - F. Falls within JEDEC MO-220.

THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No-Lead (QFN) package and its advantages, refer to Application Report, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Bottom View

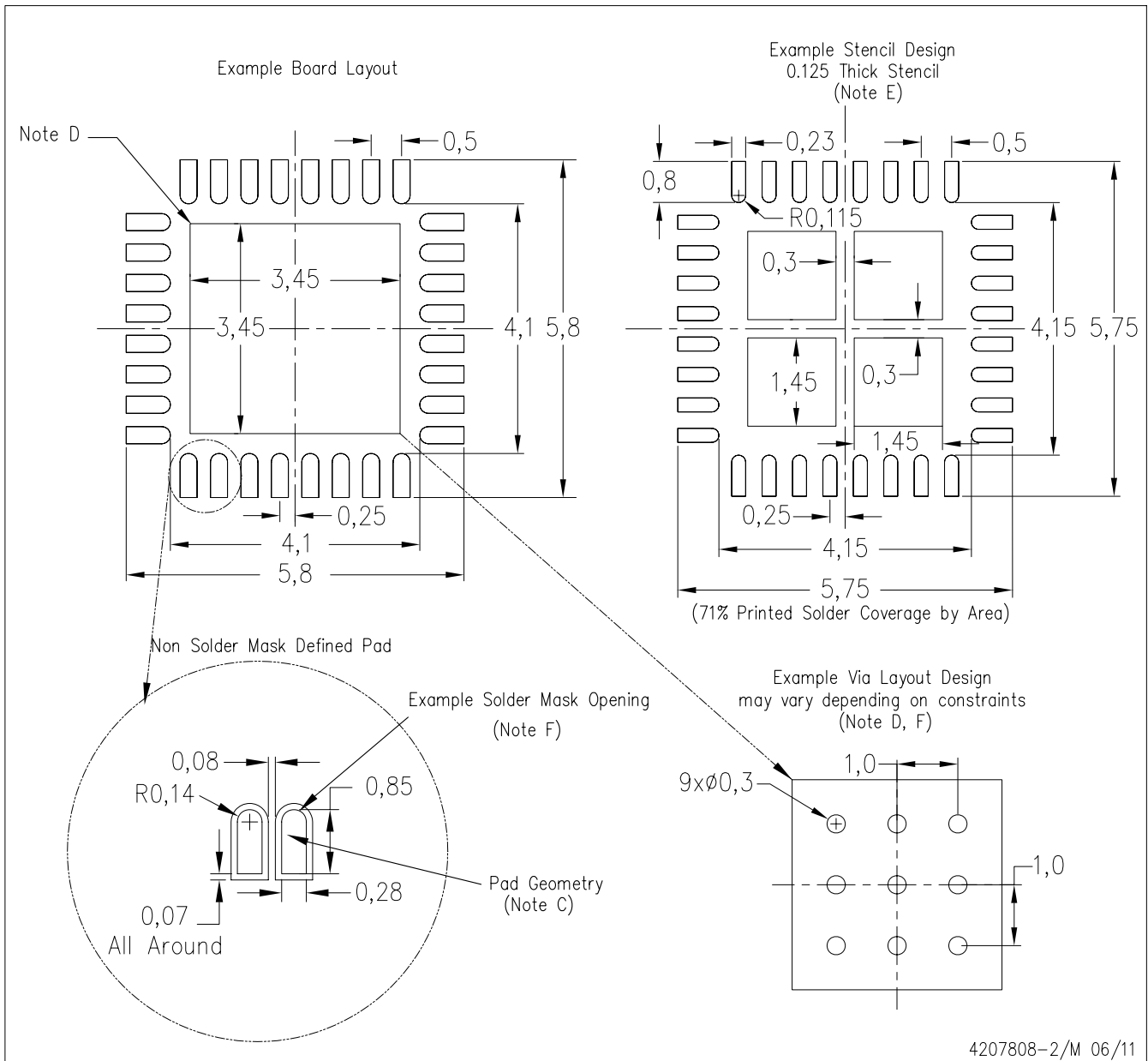
Exposed Thermal Pad Dimensions

4206356-2/U 06/11

NOTE: A. All linear dimensions are in millimeters

RHB (S-PVQFN-N32)

PLASTIC QUAD FLATPACK NO-LEAD



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Publication IPC-7351 is recommended for alternate designs.
 - D. This package is designed to be soldered to a thermal pad on the board. Refer to Application Note, Quad Flat-Pack Packages, Texas Instruments Literature No. SLUA271, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>.
 - E. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - F. Customers should contact their board fabrication site for recommended solder mask tolerances and via tenting recommendations for vias placed in the thermal pad.

重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品及TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	http://www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	http://www.ti.com.cn/dataconverters	消费电子	www.ti.com/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com/energy
DSP - 数字信号处理器	http://www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	http://www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	http://www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	http://www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	http://www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	http://www.ti.com.cn/microcontrollers	无线通信	www.ti.com.cn/wireless
RFID 系统	http://www.ti.com.cn/rfidsys		
RF/IF 和 ZigBee® 解决方案	www.ti.com.cn/radiofre		
	TI E2E 工程师社区		http://e2e.ti.com/cn/

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2011 德州仪器 半导体技术(上海)有限公司