

特性

小型16引脚QSOP封装

1000 V rms隔离额定值

安全和法规认证

UL认证

UL 1577: 1000 V rms (1分钟)

CSA元件验收通知#5A (申请中)

低功耗工作

5 V工作电压

每个通道2.25 mA (最大值, 0 Mbps至1 Mbps)

每个通道11.5 mA (最大值, 25 Mbps)

3.3 V工作电压

每个通道1.5 mA (最大值, 0 Mbps至1 Mbps)

每个通道8.25 mA (最大值, 25 Mbps)

双向通信

数据速率最高可达25 Mbps (NRZ)

3 V/5 V电平转换

工作温度最高可达105°C

高共模瞬变抗扰度: >15 kV/μs

应用

通用多通道隔离

SPI接口/数据转换器隔离

RS-232/RS-422/RS-485收发器

工业现场总线隔离

概述

ADuM744x¹是采用ADI公司iCoupler®技术的4通道数字隔离器。这些隔离器件结合了高速CMOS与单片空芯变压器技术,可提供出色的性能特性,优于光耦器件和其它集成式耦合器。

ADuM744x系列四通道1kV数字隔离器件采用小型16引脚QSOP封装。大部分四通道隔离器采用16引脚SOIC宽体封装,而相比之下,ADuM744x可节省几乎70%的电路板空间,却仍能耐受高隔离电压,并且符合UL和CSA标准(正在申请中)等法规要求。除了节省空间之外,ADuM744x的价格要低于2.5kV或5kV隔离器,适用于仅需基本隔离的应用场合。

该产品系列像ADI公司的许多隔离器产品一样功耗极低,在高达25 Mbps的数据速率下,其功耗仅为同类隔离器的十分之一至六分之一。除了低功耗,ADuM744x的所有型号都具有有很低的脉宽失真(C级小于5 ns)。此外,每款型号均提供输入毛刺滤波器,以防外来噪声干扰。

ADuM744x隔离器提供四个独立的隔离通道,支持多种通道配置和两种数据速率(请参考订购指南),最高达25 Mbps。所有型号均可采用3.0 V至5.5 V电源电压工作,与低压系统兼容,并且能够跨越隔离栅实现电压转换功能。另外,在没有输入电源的情况下,所有型号的缺省输出均为逻辑高电平状态。

功能框图

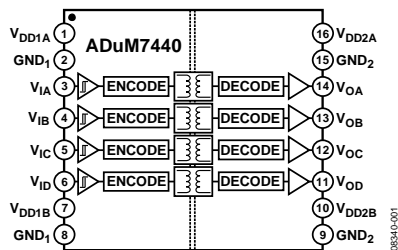


图1. ADuM7440

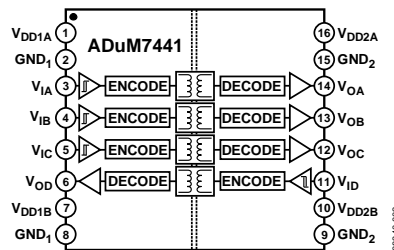


图2. ADuM7441

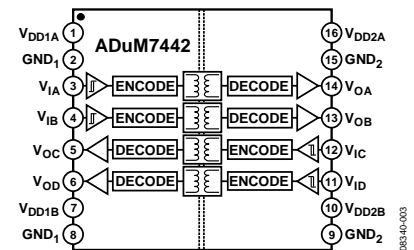


图3. ADuM7442

Rev. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2009–2011 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文,敬请谅解翻译中可能存在的语言组织或翻译错误,ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性,请参考ADI提供的最新英文版数据手册。

目录

特性.....	1	建议工作条件	7
应用.....	1	绝对最大额定值.....	8
概述.....	1	ESD警告	8
功能框图.....	1	引脚配置和功能描述	9
修订历史.....	2	典型工作特性.....	12
技术规格.....	3	应用信息.....	14
电气特性—5 V电源.....	3	PCB布局.....	14
电气特性—3.3 V电源	4	传播延迟相关参数	14
电气特性—5 V/3.3 V混合电源	5	直流正确性和磁场抗扰度.....	14
电气特性—3.3 V/5 V混合电源	6	功耗	15
封装特性	7	隔离寿命	15
法规信息	7	外形尺寸.....	17
隔离和安全相关特性.....	7	订购指南	17

修订历史

2011年2月—修订版A至修订版B

更改图7.....	11
-----------	----

2010年8月—修订版0至修订版A

更改特性部分.....	1
更改表1.....	3
增加表1的注释1	3
更改表4.....	4
增加表4的注释1	4
更改表7.....	5
增加表7的注释1	5
更改表10.....	6
增加表10的注释1.....	6
更改表14.....	7

2009年10月—修订版0：初始版

技术规格

电气特性—5 V电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 5\text{ V}$ 下测得。除非另有说明，最小/最大值规格适用于整个推荐的工作范围： $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表1

参数	符号	A 级			C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
数据速率				1			25	Mbps	在PWD限值内
传播延迟	t_{PHL}, t_{PLH}		50	75	29	40	50	ns	50%输入至50%输出
脉冲宽度失真	PWD		10	25		2	5	ns	$ t_{PLH} - t_{PHL} $
温度变化率			5			3		ps/°C	
脉冲宽度	PW	250			40			ns	在PWD限值内
传播延迟偏斜 ¹	t_{PSK}			20			10	ns	
通道匹配									
同向	t_{PSKCD}			25		2	4	ns	
反向	t_{PSKOD}			30		3	6	ns	
抖动			2			2		ns	

¹ t_{PSK} 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 或 t_{PLH} 的最差情况偏差。

表2

参数	符号	1 Mbps—A 级			25 Mbps—C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									
ADuM7440	I_{DD1}	4.3	5.4		28	35		mA	
	I_{DD2}	2.5	3.6		6.0	11		mA	
ADuM7441	I_{DD1}	4.1	4.9		18	26		mA	
	I_{DD2}	3.6	4.7		8.5	14		mA	
ADuM7442	I_{DD1}	3.2	4.0		15	20		mA	
	I_{DD2}	3.2	4.0		12	17		mA	

表3. 适用于所有型号

参数	符号	最小值	典型值	最大值	单位	测试条件
直流规格						
逻辑高电平输入阈值	V_{IH}	$0.7 V_{DDx}$			V	
逻辑低电平输入阈值	V_{IL}			$0.3 V_{DDx}$	V	
逻辑高电平输出电压	V_{OH}	$V_{DDx} - 0.1$	5.0		V	$I_{Ox} = -20\ \mu\text{A}, V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	4.8		V	$I_{Ox} = -4\ \text{mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	V_{OL}		0.0	0.1	V	$I_{Ox} = 20\ \mu\text{A}, V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\ \text{mA}, V_{Ix} = V_{IxL}$
每个通道的输入电流	I_i	-10	+0.01	+10	μA	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
每个通道的电源电流						
静态输入电源电流	$I_{DDI(Q)}$		0.76	0.95	mA	
静态输出电源电流	$I_{DDO(Q)}$		0.57	0.73	mA	
动态输入电源电流	$I_{DDI(D)}$		0.26		mA/Mbps	
动态输出电源电流	$I_{DDO(D)}$		0.05		mA/Mbps	
交流规格						
输出上升/下降时间	t_R/t_F		2.0		ns	10%至90%
共模瞬变抗扰度 ¹	$ CM $	15	25		kV/ μs	$V_{Ix} = V_{DDx}, V_{CM} = 1000\text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.2		Mbps	

¹ $|CM|$ 是在维持 $V_o > 0.8 V_{DD}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

ADuM7440/ADuM7441/ADuM7442

电气特性—3.3 V电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3\text{ V}$ 下测得。除非另有说明，最小/最大值规格适用于整个推荐的工作范围： $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $3.0\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表4

参数	符号	A 级			C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
数据速率			1			25	Mbps	在PWD限值内	
传播延迟	t_{PHL}, t_{PLH}	60	85		37	51	66	ns	50%输入至50%输出
脉冲宽度失真	PWD	10	25		2	5		ns	$ t_{PLH} - t_{PHL} $
温度变化率		5			3			ps/°C	
脉冲宽度	PW	250			40			ns	在PWD限值内
传播延迟偏斜 ¹	t_{PSK}		20			10		ns	
通道匹配									
同向	t_{PSKCD}		25		3	5		ns	
反向	t_{PSKOD}		30		4	7		ns	
抖动		2			2			ns	

¹ t_{PSK} 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 或 t_{PLH} 的最差情况偏差。

表5

参数	符号	1 Mbps—A 级			25 Mbps—C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									
ADuM7440	I_{DD1}	3.0	3.8		20	28		mA	
	I_{DD2}	1.8	2.3		4.0	5.0		mA	
ADuM7441	I_{DD1}	2.8	3.5		14	20		mA	
	I_{DD2}	2.5	3.3		5.5	7.5		mA	
ADuM7442	I_{DD1}	2.2	2.7		10	13		mA	
	I_{DD2}	2.2	2.8		8.4	11		mA	

表6. 适用于所有型号

参数	符号	最小值	典型值	最大值	单位	测试条件
直流规格						
逻辑高电平输入阈值	V_{IH}	$0.7 V_{DDx}$			V	
逻辑低电平输入阈值	V_{IL}			$0.3 V_{DDx}$	V	
逻辑高电平输出电压	V_{OH}	$V_{DDx} - 0.2$	3.3		V	$I_{Ox} = -20\ \mu\text{A}, V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	3.1		V	$I_{Ox} = -4\ \text{mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	V_{OL}		0.0	0.1	V	$I_{Ox} = 20\ \mu\text{A}, V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\ \text{mA}, V_{Ix} = V_{IxL}$
每个通道的输入电流	I_i	-10	+0.01	+10	μA	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
每个通道的电源电流						
静态输入电源电流	$I_{DDI(Q)}$		0.50		mA	
静态输出电源电流	$I_{DDO(Q)}$		0.41		mA	
动态输入电源电流	$I_{DDI(D)}$		0.18		mA/Mbps	
动态输出电源电流	$I_{DDO(D)}$		0.02		mA/Mbps	
交流规格						
输出上升/下降时间	t_r/t_f		2.8		ns	10% 至 90%
共模瞬变抗扰度 ¹	$ CM $	15	20		kV/ μs	$V_{Ix} = V_{DDx}, V_{CM} = 1000\text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.1		Mbps	

¹ $|CM|$ 是在维持 $V_o > 0.8 V_{DD}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

电气特性—5 V/3.3 V混合电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3\text{ V}$ 下测得。除非另有说明，最小/最大值规格适用于整个推荐的工作范围： $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $3.0\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表7

参数	符号	A 级			C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
数据速率				1			25	Mbps	在PWD限值内
传播延迟	t_{PHL} t_{PLH}	55		80	30	42	55	ns	50%输入至50%输出
脉冲宽度失真	PWD	10		25	2		5	ns	$ t_{PLH} - t_{PHL} $
温度变化率		5			3			ps/°C	
脉冲宽度	PW	250			40			ns	在PWD限值内
传播延迟偏斜 ¹	t_{PSK}			20			10	ns	
通道匹配									
同向	t_{PSKCD}			25	2		5	ns	
反向	t_{PSKOD}			30	3		6	ns	
抖动		2			2			ns	

¹ t_{PSK} 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 或 t_{PLH} 的最差情况偏差。

表8

参数	符号	1 Mbps—A, C 级			25 Mbps—C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									
ADuM7440	I_{DD1}	4.4		5.5	28		35	mA	
	I_{DD2}	1.6		2.1	3.5		4.5	mA	
ADuM7441	I_{DD1}	3.7		5.0	19		27	mA	
	I_{DD2}	2.2		2.8	5.2		7.0	mA	
ADuM7442	I_{DD1}	3.2		3.9	15		20	mA	
	I_{DD2}	2.0		2.6	7.8		12	mA	

表9. 适用于所有型号

参数	符号	最小值	典型值	最大值	单位	测试条件
直流规格						
逻辑高电平输入阈值	V_{IH}	0.7 V_{DDx}			V	
逻辑低电平输入阈值	V_{IL}			0.3 V_{DDx}	V	
逻辑高电平输出电压	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox} = -20\text{ }\mu\text{A}$, $V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox} = -4\text{ mA}$, $V_{Ix} = V_{IxH}$
逻辑低电平输出电压	V_{OL}		0.0	0.1	V	$I_{Ox} = 20\text{ }\mu\text{A}$, $V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\text{ mA}$, $V_{Ix} = V_{IxL}$
每个通道的输入电流	I_i	-10	+0.01	+10	μA	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
每个通道的电源电流						
静态输入电源电流	$I_{DD1(Q)}$		0.77		mA	
静态输出电源电流	$I_{DD0(Q)}$		0.40		mA	
动态输入电源电流	$I_{DD1(D)}$		0.26		mA/Mbps	
动态输出电源电流	$I_{DD0(D)}$		0.02		mA/Mbps	
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10% 至 90%
共模瞬变抗扰度 ¹	$ CM $	15	20		kV/ μs	$V_{Ix} = V_{DDx}$, $V_{CM} = 1000\text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.2		Mbps	

¹ $|CM|$ 是在维持 $VO > 0.8\text{ VDD}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

ADuM7440/ADuM7441/ADuM7442

电气特性—3.3 V/5 V混合电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 3.3\text{ V}$ 、 $V_{DD2} = 5\text{ V}$ 下测得。除非另有说明，最小/最大值规格适用于整个推荐的工作范围： $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表10

参数	符号	A 级			C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
数据速率				1			25	Mbps	在PWD限值内
传播延迟	t_{PHL}, t_{PLH}	55	80		31	46	60	ns	50%输入至50%输出
脉冲宽度失真	PWD	10	25		2	5		ns	$ t_{PLH} - t_{PHL} $
温度变化率		5			3			ps/°C	
脉冲宽度	PW	250			40			ns	在PWD限值内
传播延迟偏斜 ¹	t_{PSK}		20			10		ns	
通道匹配									
同向	t_{PSKCD}		25		2	5		ns	
反向	t_{PSKOD}		30		3	7		ns	
抖动		2			2			ns	

¹ t_{PSK} 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 或 t_{PLH} 的最差情况偏差。

表11

参数	符号	1 Mbps—A, C 级			25 Mbps—C 级			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									
ADuM7440	I_{DD1}	2.7	3.3		18	24		mA	
	I_{DD2}	2.5	3.3		5.7	8.0		mA	
ADuM7441	I_{DD1}	2.5	3.3		12	20		mA	
	I_{DD2}	3.6	4.6		8.0	11		mA	
ADuM7442	I_{DD1}	2.0	2.4		8.9	13		mA	
	I_{DD2}	3.2	4.0		12	15		mA	

表12. 适用于所有型号

参数	符号	最小值	典型值	最大值	单位	测试条件
直流规格						
逻辑高电平输入阈值	V_{IH}	$0.7 V_{DDx}$			V	
逻辑低电平输入阈值	V_{IL}				V	
逻辑高电平输出电压	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox} = -20\ \mu\text{A}, V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox} = -4\ \text{mA}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	V_{OL}		0.0	0.1	V	$I_{Ox} = 20\ \mu\text{A}, V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\ \text{mA}, V_{Ix} = V_{IxL}$
每个通道的输入电流	I_i	-10	+0.01	+10	μA	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
每个通道的电源电流						
静态输入电源电流	$I_{DDI(Q)}$		0.50	0.60	mA	
静态输出电源电流	$I_{DDO(Q)}$		0.61	0.73	mA	
动态输入电源电流	$I_{DDI(D)}$		0.17		mA/Mbps	
动态输出电源电流	$I_{DDO(D)}$		0.03		mA/Mbps	
交流规格						
输出上升/下降时间	t_R/t_F		2.5		ns	10% 至 90%
共模瞬变抗扰度 ¹	$ CM $	15	20		kV/ μs	$V_{Ix} = V_{DDx}, V_{CM} = 1000\text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.1		Mbps	

¹ $|CM|$ 是在维持 $V_O > 0.8 V_{DD}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

封装特性

表13

参数	符号	最小值	典型值	最大值	单位	测试条件
电阻(输入至输出) ¹	R _{I-O}		10 ¹³		Ω	
电容(输入至输出) ¹	C _{I-O}		2		pF	f = 1 MHz
输入电容 ²	C _I		4.0		pF	
IC结至环境热阻	θ _{JA}		76		°C/W	热电偶位于封装底部正中间

¹ 假设器件为双端器件：引脚1至引脚8短接，引脚9至引脚16短接。

² 输入电容是从任意输入数据引脚到地的容值。

法规信息

ADuM744x已获得表14所列机构的认可。关于特定交叉隔离波形和绝缘水平下的推荐最大工作电压，请参阅表18和隔离寿命部分。

表14

UL	CSA (申请中)
UL 1577器件认可程序认可1 单一保护，1000 V rms隔离电压 文件E274400	CSA元件验收通知#5A批准 基本绝缘符合CSA 60950-1-03和IEC 60950-1标准， 148 V rms(210 V峰值)最大工作电压 文件205078

¹ 依据UL1577，每个ADuM744x器件都经过1秒钟绝缘测试电压≥ 1200 V rms的验证测试(漏电流检测限值为5 μA)。

隔离和安全相关特性

表15

参数	符号	值	单位	条件
额定电介质隔离电压		1000	V rms	持续1分钟
最小外部气隙(间隙)	L(I01)	3.8	mm 最小值	测量输入端至输出端，空气最短距离
最小外部爬电距离	L(I02)	2.8	mm 最小值	测量输入端至输出端，沿壳体最短距离
最小内部间隙		2.6	μm 最小值	隔离距离
漏电阴抗(相对漏电指数)	CTI	>175	V	DIN IEC 112/VDE 0303 Part 1
隔离组		IIIa		材料组(DIN VDE 0110, 1/89, 表1)

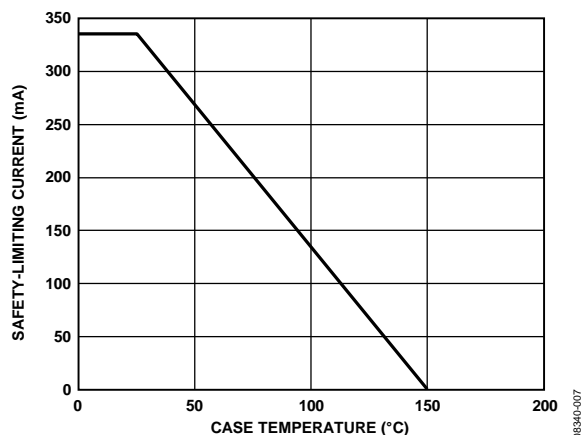


图4. 热减额曲线，依据DIN V VDE V 0884-10获得的安全限值与壳温的关系

建议工作条件

表16

参数	符号	最小值	最大值	单位
工作温度	T _A	-40	+105	°C
电源电压 ¹	V _{DD1} , V _{DD2}	3.0	5.5	V
输入信号上升和下降时间			1.0	ms

¹ 所有电压均参照其各自的地。有关外部磁场抗扰度的信息，参见直流正确性和磁场抗扰度部分。

绝对最大额定值

除非另有说明, $T_A = 25^\circ\text{C}$ 。

表17

参数	额定值
存储温度(T_{ST})范围	-65°C 至 +150°C
工作环境温度(T_A)	-40°C 至 +105°C
电源电压(V_{DD1} 、 V_{DD2})	-0.5V 至 +7.0V
输入电压(V_{IA} 、 V_{IB} 、 V_{IC} 、 V_{ID} 、 V_{SEL}) ^{1,2}	-0.5V 至 $V_{DD1} + 0.5V$
输出电压(V_{OA} 、 V_{OB} 、 V_{OC} 、 V_{OD}) ^{1,2}	-0.5V 至 $V_{DDO} + 0.5V$
每个引脚的平均输出电流 ³	
第1侧(I_{O1})	-10 mA 至 +10 mA
第2侧(I_{O2})	-10 mA 至 +10 mA
共模瞬变 ³	-100 kV/ μs 至 +100 kV/ μs

¹ V_{DD1} 和 V_{DDO} 分别指给定通道的输入端和输出端的电源电压。

参见PCB布局部分。

² 不同温度下的最大额定电流值参见图4。

³ 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致闩锁或永久损坏。

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

表18. 最大连续工作电压¹

参数	最大值	单位	约束条件
交流电压, 双极性波形	420	V 峰值	最少50年寿命
交流电压, 单极性波形			
基本绝缘	420	V 峰值	最少50年寿命
直流电压			
基本绝缘	420	V 峰值	最少50年寿命

¹ 指隔离栅上的连续电压幅度。详情见隔离寿命部分。

表19. 真值表(正逻辑)

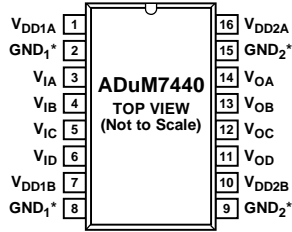
V_{IX} 输入 ¹	V_{DD1} 状态 ²	V_{DDO} 状态 ³	V_{OX} 输出 ¹	描述
H	有电	有电	H	正常工作, 数据为高电平。
L	有电	有电	L	正常工作, 数据为低电平。
X	无电	有电	H	输入无电。输出处于默认高电平状态。输出在 V_{DD1} 电源恢复后的1 μs 内恢复到输入状态。详情见引脚功能描述(表20至表22)。
X	有电	无电	Z	输出无电。输出引脚处于高阻态。输出在 V_{DDO} 电源恢复后的1 μs 内恢复到输入状态。详情见引脚功能描述(表20至表22)。

¹ V_{IX} 和 V_{OX} 指给定通道(A、B、C或D)的输入和输出信号。

² V_{DD1} 指给定通道(A、B、C或D)输入侧的电源。

³ V_{DDO} 指给定通道(A、B、C或D)输出侧的电源。

引脚配置和功能描述



*PIN 2 AND PIN 8 ARE INTERNALLY CONNECTED. CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 9 AND PIN 15 ARE INTERNALLY CONNECTED. CONNECTING BOTH TO GND₂ IS RECOMMENDED.

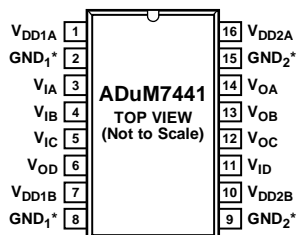
08340-004

图5. ADuM7440引脚配置

表20. ADuM7440引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1A}	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。在V _{DD1A} (引脚1)与GND ₁ (引脚2)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
2	GND ₁	地1。隔离器第1侧的接地基准。引脚2与引脚8内部互连，并且建议将二者均连至GND ₁ 。
3	V _{IA}	逻辑输入A。
4	V _{IB}	逻辑输入B。
5	V _{IC}	逻辑输入C。
6	V _{ID}	逻辑输入D。
7	V _{DD1B}	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。在V _{DD1B} (引脚7)与GND ₁ (引脚8)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
8	GND ₁	地1。隔离器第1侧的接地基准。引脚2与引脚8内部互连，并且建议将二者均连至GND ₁ 。
9	GND ₂	地2。隔离器第2侧的接地基准。引脚9与引脚15内部互连，并且建议将二者均连至GND ₂ 。
10	V _{DD2B}	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚10必须从外部连接到引脚16。在V _{DD2B} (引脚10)与GND ₂ (引脚9)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
11	V _{OD}	逻辑输出D。
12	V _{OC}	逻辑输出C。
13	V _{OB}	逻辑输出B。
14	V _{OA}	逻辑输出A。
15	GND ₂	地2。隔离器第2侧的接地基准。引脚9与引脚15内部互连，并且建议将二者均连至GND ₂ 。
16	V _{DD2A}	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚16必须从外部连接到引脚10。在V _{DD2A} (引脚16)与GND ₂ (引脚15)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。

ADuM7440/ADuM7441/ADuM7442



* PIN 2 AND PIN 8 ARE INTERNALLY CONNECTED. CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 9 AND PIN 15 ARE INTERNALLY CONNECTED. CONNECTING BOTH TO GND₂ IS RECOMMENDED.

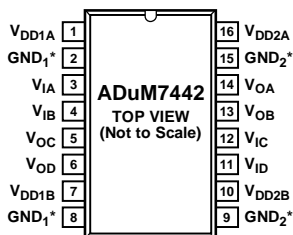
08340-005

图6. ADuM7441引脚配置

表21. ADuM7441引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1A}	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。在V _{DD1A} (引脚1)与GND ₁ (引脚2)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
2	GND ₁	地1。隔离器第1侧的接地基准。引脚2与引脚8内部互连, 并且建议将二者均连至GND ₁ 。
3	V _{IA}	逻辑输入A。
4	V _{IB}	逻辑输入B。
5	V _{IC}	逻辑输入C。
6	V _{OD}	逻辑输出D。
7	V _{DD1B}	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。在V _{DD1B} (引脚7)与GND ₁ (引脚8)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
8	GND ₁	地1。隔离器第1侧的接地基准。引脚2与引脚8内部互连, 并且建议将二者均连至GND ₁ 。
9	GND ₂	地2。隔离器第2侧的接地基准。引脚9与引脚15内部互连, 并且建议将二者均连至GND ₂ 。
10	V _{DD2B}	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚10必须从外部连接到引脚16。在V _{DD2B} (引脚10)与GND ₂ (引脚9)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
11	V _{ID}	逻辑输入D。
12	V _{OC}	逻辑输出C。
13	V _{OB}	逻辑输出B。
14	V _{OA}	逻辑输出A。
15	GND ₂	地2。隔离器第2侧的接地基准。引脚9与引脚15内部互连, 并且建议将二者均连至GND ₂ 。
16	V _{DD2A}	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚16必须从外部连接到引脚10。在V _{DD2A} (引脚16)与GND ₂ (引脚15)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。

ADuM7440/ADuM7441/ADuM7442



*PIN 2 AND PIN 8 ARE INTERNALLY CONNECTED. CONNECTING BOTH TO GND₁ IS RECOMMENDED. PIN 9 AND PIN 15 ARE INTERNALLY CONNECTED. CONNECTING BOTH TO GND₂ IS RECOMMENDED.

082340-006

图7. ADuM7442引脚配置

表22. ADuM7442引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1A}	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。在V _{DD1A} (引脚1)与GND ₁ (引脚2)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
2	GND ₁	地1。隔离器第1侧的接地基准。引脚2与引脚8内部互连, 并且建议将二者均连至GND ₁ 。
3	V _{IA}	逻辑输入A。
4	V _{IB}	逻辑输入B。
5	V _{OC}	逻辑输出C。
6	V _{OD}	逻辑输出D。
7	V _{DD1B}	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。在V _{DD1B} (引脚7)与GND ₁ (引脚8)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
8	GND ₁	地1。隔离器第1侧的接地基准。引脚2与引脚8内部互连, 并且建议将二者均连至GND ₁ 。
9	GND ₂	地2。隔离器第2侧的接地基准。引脚9与引脚15内部互连, 并且建议将二者均连至GND ₂ 。
10	V _{DD2B}	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚10必须从外部连接到引脚16。在V _{DD2B} (引脚10)与GND ₂ (引脚9)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。
11	V _{ID}	逻辑输入D。
12	V _{IC}	逻辑输入C。
13	V _{OB}	逻辑输出B。
14	V _{OA}	逻辑输出A。
15	GND ₂	地2。隔离器第2侧的接地基准。引脚9与引脚15内部互连, 并且建议将二者均连至GND ₂ 。
16	V _{DD2A}	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚16必须从外部连接到引脚10。在V _{DD2A} (引脚16)与GND ₂ (引脚15)之间连接一个0.01 μF至0.1 μF的陶瓷旁路电容。

典型工作特性

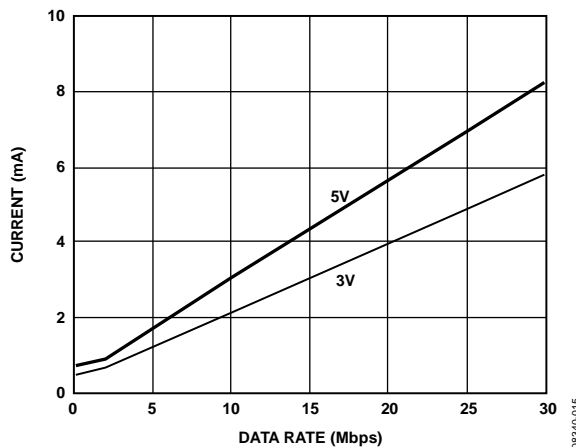


图8. 5 V和3 V电源下每个输入通道的典型电源电流与数据速率的关系

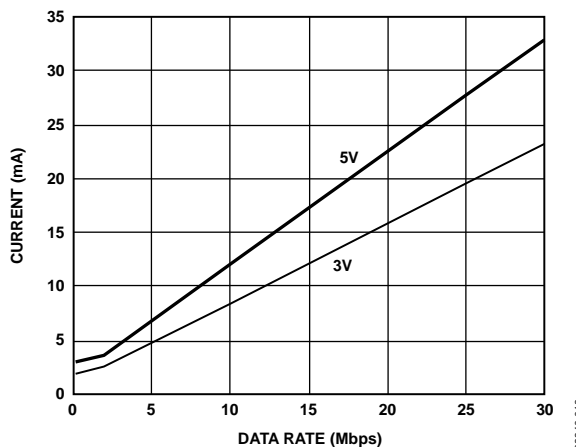


图11. 5 V和3 V电源下ADuM7440典型 V_{DD1} 电源电流与数据速率的关系

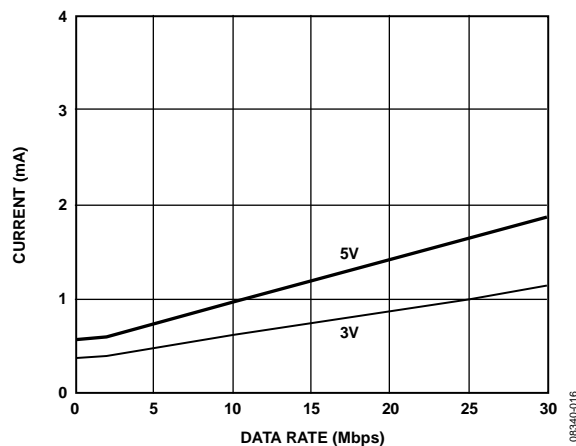


图9. 5 V和3 V电源下每个输出通道的典型电源电流与数据速率的关系 (无输出负载)

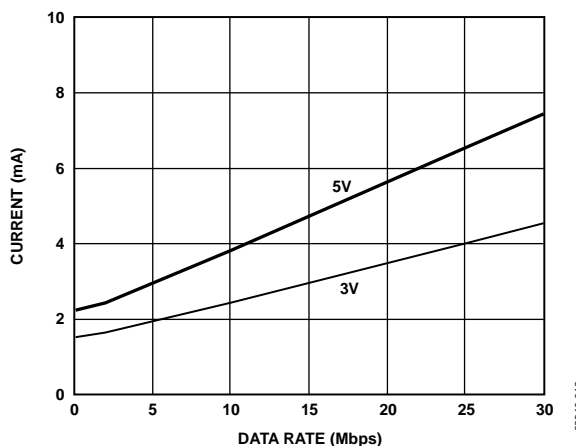


图12. 5 V和3 V电源下ADuM7440典型 V_{DD2} 电源电流与数据速率的关系

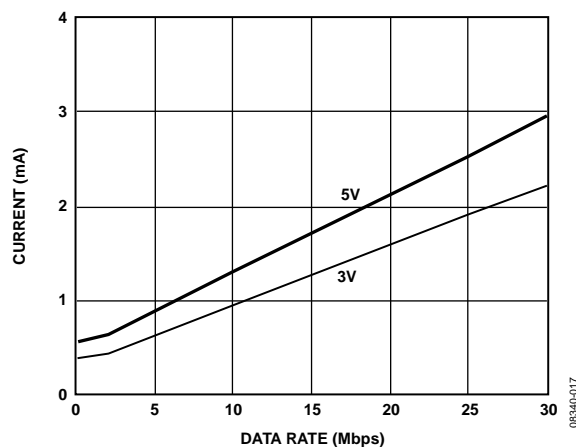


图10. 5 V和3 V电源下每个输出通道的典型电源电流与数据速率的关系 (15 pF输出负载)

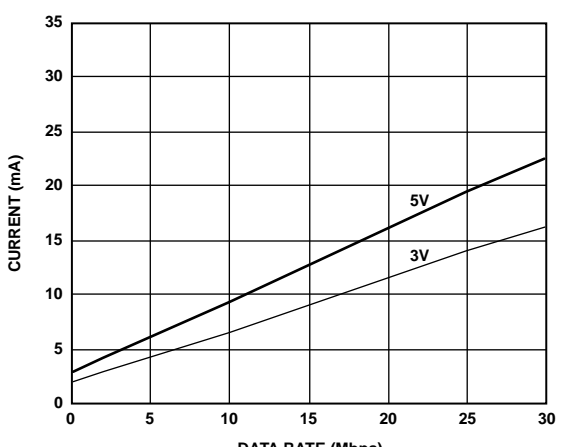


图13. 5 V和3 V电源下ADuM7441典型 V_{DD1} 电源电流与数据速率的关系

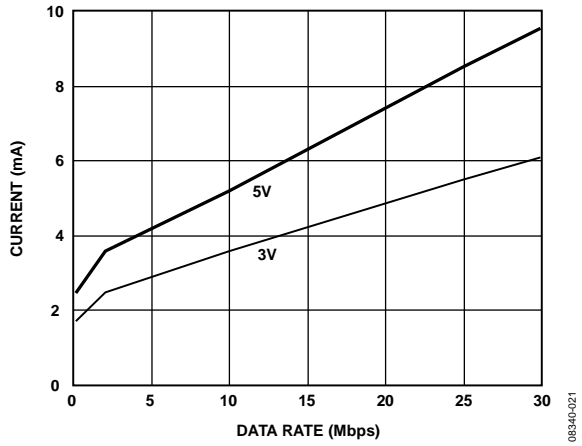


图14. 5 V和3 V电源下ADuM7441典型 V_{DD2} 电源电流与数据速率的关系

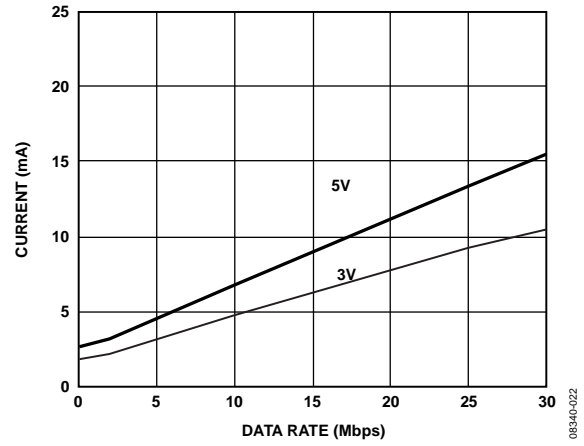


图15. 5 V和3 V电源下ADuM7442典型 V_{DD1} 或 V_{DD2} 电源电流与数据速率的关系

应用信息

PCB布局

ADuM744x数字隔离器不需要外部接口电路作为逻辑接口。强烈建议在输入和输出供电引脚上进行电源旁路（见图16）。应在引脚1与引脚2之间、引脚7与引脚8之间、引脚9与引脚10之间、引脚15与引脚16之间连接总计4个旁路电容，分别用于 V_{DD1A} 、 V_{DD1B} 、 V_{DD2B} 和 V_{DD2A} 。电源 V_{DD1A} 的引脚1和 V_{DD1B} 的引脚7应连在一起，电源 V_{DD2B} 的引脚10和 V_{DD2A} 的引脚16应连在一起。电容值应该在0.01 μF 与0.1 μF 之间。电容两端到电源引脚的走线总长不应超过20 mm。

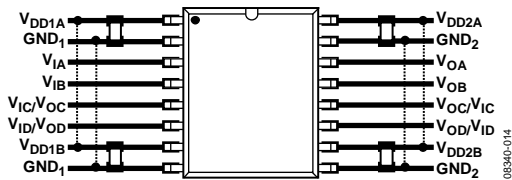


图16. 推荐的印刷电路板布局

在具有高共模瞬变的应用中，必须确保隔离栅两端的电路板耦合最小。此外，用户所设计的电路板布局应使得所出现的任何耦合对给定器件侧的所有引脚产生同等影响。如果不满足设计要求，将会使引脚间的电压差异超过器件的绝对最大额定值，造成器件门锁或者永久损坏。

传播延迟相关参数

传播延迟是衡量逻辑信号穿过器件所需时间的参数。高到低转换的输入至输出传播延迟时间可能不同于低到高转换的传播延迟时间。

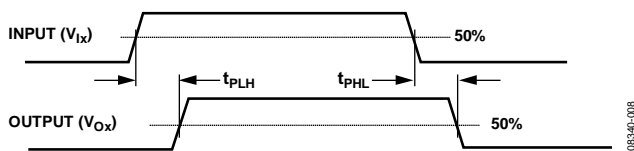


图17. 传播延迟参数

脉冲宽度失真指这两个传播延迟值的最大差异，反映了输入信号时序的保持精度。

通道间匹配指单个ADuM744x器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下工作的多个ADuM744x器件的传播延迟之间的最大差异。

直流正确性和磁场抗扰度

在隔离器输入端的正负逻辑电平转换会使一个很窄的(约1 ns)脉冲通过变压器被送到解码器。解码器是双稳态的，因此可以被这个脉冲置位或复位，表示输入逻辑的转换。当输入端超过1 μs 没有逻辑转换时，会发送一组用以表示正确输入状态的周期性刷新脉冲，以确保输出的直流正确性。如果解码器在大约5 μs 内没有接收到内部脉冲，输入侧则被认为没有供电或者无效，在这种情况下，隔离器的输出被看门狗计时电路强制设置为默认高电平状态。

ADuM744x的磁场抗扰度由变化的磁场决定，它会在变压器接收线圈中产生感应电压，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。检测ADuM744x的3 V工作条件是因为这是最易受干扰的工作模式。

变压器输出端的脉冲幅度大于1.0 V。解码器的检测阈值大约是0.5 V,因此有一个0.5 V的噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = (-d\beta / dt) \sum \pi r_n^2; n = 1, 2, \dots, N$$

其中：

β 是磁通密度(高斯)。

r_n 是接收线圈第n圈的半径(cm)。

N 是接收线圈匝数。

给定ADuM744x接收线圈的几何形状及感应电压，解码器最多能够有0.5 V余量的50%，由此便可计算给定频率时允许的最大磁场。结果如图18所示。

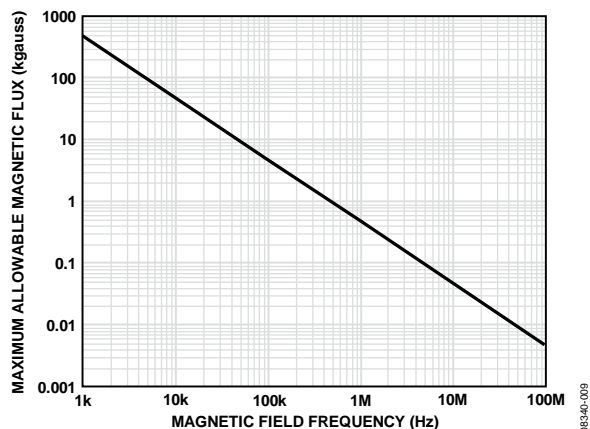


图18. 最大允许外部磁通密度

例如，在1MHz的磁场频率下，最大允许0.5K高斯的磁场可以在接收线圈感应出0.25V的电压。这大约是检测阈值的50%并且不会引起输出转换错误。同样，如果这样的情况在发送脉冲时发生(最差的极性)，这会使接收到的脉冲从大于1.0V下降到0.75V，仍然高于解码器检测阈值0.5V。

先前的磁通密度值对应于与ADuM744x变压器给定距离的额定电流幅度。图19显示这些允许的电流幅度与所选距离条件下频率的函数关系。如图所示，ADuM744x只有在离器件很近的高频大电流下才会受影响。例如在前述1 MHz时，1.2 kA电流必须放置在距离ADuM744x 5 mm以外的時候才不会影响器件的工作。

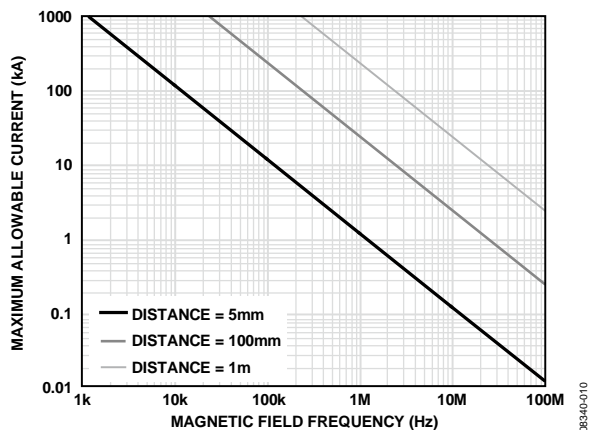


图19. 不同电流至ADuM744x距离下的最大允许电流

请注意,在强磁场和高频率的叠加作用下,印刷电路板走线形成的任何回路都会感应出足够大的错误电压触发后续电路的阈值。在布局的时候需要格外小心以避免发生这种情况。

功耗

ADuM744x隔离器给定通道的电源电流是电源电压、通道数据速率和通道输出负载的函数。

对于每个输入通道，电源电流按照如下方法计算：

$$I_{DDI} = I_{DDI(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDI} = I_{DDI(D)} \times (2f - f_r) + I_{DDI(Q)} \quad f > 0.5 f_r$$

对于每个输出通道，电源电流按照如下方法计算：

$$I_{DDO} = I_{DDO(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDO} = (I_{DDO(D)} + (0.5 \times 10^{-3}) \times C_L \times V_{DDO}) \times (2f - f_r) + I_{DDO(Q)} \quad f > 0.5 f_r$$

其中：

$I_{DDI(D)}$ 、 $I_{DDO(Q)}$ 是每个通道的输入和输出动态电源电流(mA/Mbps)。

C_L 是输出负载电容(pF)。

V_{DDO} 是输出电源电压(V)。

f 是输入逻辑信号频率(MHz)；它是输入数据速率的一半，单位为Mbps。

f_r 是输入级刷新速率(Mbps)。

$I_{DDI(Q)}$ 、 $I_{DDO(Q)}$ 是额定输入和输出静态电源电流(mA)。

为了计算总 V_{DD1} 和 V_{DD2} 电源电流，必须计算与 V_{DD1} 和 V_{DD2} 相对应的各输入和输出通道的电源电流并求和。图8和图9显示无输出负载条件下每个通道的电源电流与数据速率的关系。图10显示15 pF输出负载条件下每个通道的电源电流与数据速率的关系。图11至图15显示ADuM7440/ADuM7441/ADuM7442通道配置的总 V_{DD1} 和 V_{DD2} 电源电流与数据速率的关系。

隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离上的电压波形的参数决定。除了监管机构所执行的测试外，ADI公司还进行一系列广泛的评估来确定ADuM744x内部隔离结构的寿命。

ADI公司使用超过额定连续工作电压的电压执行加速寿命测试。确定多种工作条件下的加速系数，利用这些系数可以计算实际工作电压下的失效时间。表18中显示的值总结了双极性交流工作条件下50年工作寿命的峰值电压以及CSA认可的最大工作电压。许多情况下，认可工作电压高于50年工作寿命电压。某些情况下，在这些高工作电压下工作会导致隔离寿命缩短。

ADuM7440/ADuM7441/ADuM7442

ADuM744x的隔离寿命由施加在隔离栅上的电压波形决定。*iCoupler*结构的隔离度以不同速率衰减，这由波形是否为双极性交流、单极性交流或直流决定。图20、图21和图22显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。在交流双极性条件下工作50年的目标决定ADI推荐的最大工作电压。

在单极性交流或者直流电压的情况下，隔离应力显然低得多。此工作模式在能够获得50年工作时间的情况下，允许更高的工作电压。表18中列出的工作电压在维持50年最低工作寿命的前提下，提供了符合单极性交流或者直流电压情况下的工作电压。任何与图21和图22中不一致的交叉隔离电压波形都应被认为是双极性交流波形，其峰值电压应限制在表18中列出的50年工作寿命电压以下。

请注意，图21所示的正弦电压波形仅作为示例提供，它代表任何在0 V与某一限值之间变化的电压波形。该限值可以为正值或负值，但电压不能穿过0 V。

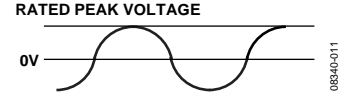


Figure 20. Bipolar AC Waveform

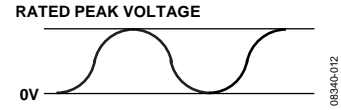


Figure 21. Unipolar AC Waveform

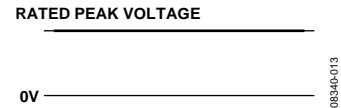
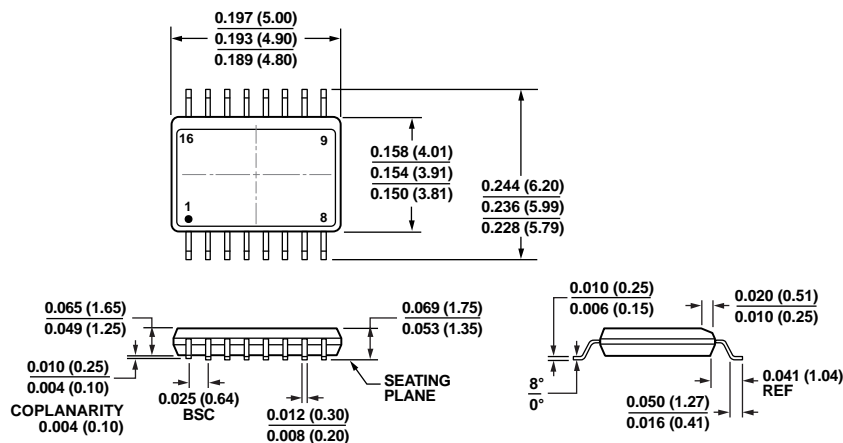


图22. 直流波形

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-137-AB
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

01-28-2008-A

图23. 16引脚紧缩小型封装[QSOP]
 (RQ-16)

图示尺寸单位: inch和(mm)

订购指南

型号 ¹	输入数, V _{DD1} 侧	输入数, V _{DD2} 侧	最大数据 速率	最大传播 延迟, 5V	最大脉冲 宽度失真(ns)	温度范围	封装描述	封装选项
ADuM7440ARQZ	4	0	1 Mbps	75 ns	25	-40°C 至 +105°C	16引脚QSOP	RQ-16
ADuM7440ARQZ-RL7	4	0	1 Mbps	75 ns	25	-40°C 至 +105°C	16引脚QSOP, 7"卷带和卷盘	RQ-16
ADuM7440CRQZ	4	0	25 Mbps	50 ns	5	-40°C 至 +105°C	16引脚QSOP	RQ-16
ADuM7440CRQZ-RL7	4	0	25 Mbps	50 ns	5	-40°C 至 +105°C	16引脚QSOP, 7"卷带和卷盘	RQ-16
ADuM7441ARQZ	3	1	1 Mbps	75 ns	25	-40°C 至 +105°C	16引脚QSOP	RQ-16
ADuM7441ARQZ-RL7	3	1	1 Mbps	75 ns	25	-40°C 至 +105°C	16引脚QSOP, 7"卷带和卷盘	RQ-16
ADuM7441CRQZ	3	1	25 Mbps	50 ns	5	-40°C 至 +105°C	16引脚QSOP	RQ-16
ADuM7441CRQZ-RL7	3	1	25 Mbps	50 ns	5	-40°C 至 +105°C	16引脚QSOP, 7"卷带和卷盘	RQ-16
ADuM7442ARQZ	2	2	1 Mbps	75 ns	25	-40°C 至 +105°C	16引脚QSOP	RQ-16
ADuM7442ARQZ-RL7	2	2	1 Mbps	75 ns	25	-40°C 至 +105°C	16引脚QSOP, 7"卷带和卷盘	RQ-16
ADuM7442CRQZ	2	2	25 Mbps	50 ns	5	-40°C 至 +105°C	16引脚QSOP	RQ-16
ADuM7442CRQZ-RL7	2	2	25 Mbps	50 ns	5	-40°C 至 +105°C	16引脚QSOP, 7"卷带和卷盘	RQ-16

¹ Z = 符合RoHS标准的器件。

注释

注释

注释